

①⑨ RÉPUBLIQUE FRANÇAISE
—
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
—
PARIS
—

①① N° de publication :

2 896 360

(à n'utiliser que pour les
commandes de reproduction)

②① N° d'enregistrement national :

06 00388

⑤① Int Cl⁸ : **H 04 B 3/32** (2006.01), H 03 F 3/347

⑫

BREVET D'INVENTION

B1

⑤④ AMPLIFICATEUR A ENTREES MULTIPLES ET SORTIES MULTIPLES.

②② Date de dépôt : 17.01.06.

③③ Priorité :

⑥⑥ Références à d'autres documents nationaux
apparentés :

⑦① Demandeur(s) : *EXCEM Société par actions
simplifiée* — FR.

④③ Date de mise à la disposition du public
de la demande : 20.07.07 Bulletin 07/29.

④⑤ Date de la mise à disposition du public du
brevet d'invention : 31.10.08 Bulletin 08/44.

⑦② Inventeur(s) : BROYDE FREDERIC et CLAVELIER
EVELYNE.

⑤⑥ Liste des documents cités dans le rapport de
recherche :

⑦③ Titulaire(s) :

Se reporter à la fin du présent fascicule

⑦④ Mandataire(s) :

FR 2 896 360 - B1



Amplificateur à entrées multiples et sorties multiples

DOMAINE TECHNIQUE DE L'INVENTION

- 5 L'invention concerne un amplificateur capable de fournir une pluralité de courants à ses bornes de sortie, ces courants étant contrôlés par une pluralité de tensions d'entrée.

ÉTAT DE LA TECHNIQUE ANTÉRIEURE

- Considérons le problème de la conception d'un amplificateur ayant une pluralité de bornes de sortie, ces bornes de sortie se comportant comme les bornes d'un circuit linéaire dont les courants de court-circuit sont chacun, dans un domaine de fréquences, une combinaison linéaire d'une pluralité de tensions d'entrée.

- Numérotons ces bornes de sortie de 0 à n , le numéro 0 étant attribué à la "borne de référence" qui servira de référence pour la mesure de tension, et qui est souvent appelée la borne de masse. Tout entier j supérieur ou égal à 1 et inférieur ou égal à n correspond au numéro d'une borne de sortie signal de l'amplificateur, c'est-à-dire d'une borne de sortie autre que la borne de référence. Cet entier peut donc être utilisé comme indice pour définir, pour chaque borne de sortie signal, deux variables électriques, un courant et une tension. Nous définissons ainsi le courant de sortie i_j entrant par la borne de sortie signal j , et la tension de sortie v_j entre la borne de sortie signal j et la borne de référence. Nous pouvons aussi définir le vecteur-colonne $\mathbf{I}$ des courants de sortie $i_1, \dots, i_n$ et le vecteur-colonne $\mathbf{V}$ des tensions de sortie $v_1, \dots, v_n$.

Numérotons à présent les tensions d'entrée de 1 à n . Notons $\mathbf{E}$ le vecteur-colonne des n tensions d'entrée $e_1, \dots, e_n$ par rapport à la borne de référence. Le comportement idéal attendu de l'amplificateur défini ci-dessus est clairement exprimé, dans le domaine fréquentiel et à des fréquences différentes de 0 Hz, par l'équation matricielle suivante:

$$25 \quad \mathbf{I} = \mathbf{Y}_T \mathbf{E} + \mathbf{Y}_O \mathbf{V} \quad (1)$$

où $\mathbf{Y}_T$ et $\mathbf{Y}_O$ sont des matrices carrées d'ordre n . Tous les éléments de ces matrices ont la dimension d'une admittance. Par conséquent, nous appellerons $\mathbf{Y}_T$ la "matrice admittance de transfert" de l'amplificateur, et $\mathbf{Y}_O$ la "matrice admittance de sortie" de l'amplificateur. Ces deux matrices peuvent dépendre de la fréquence.

- 30 Un courant de repos en sortie peut être considéré comme faisant partie du comportement idéal de l'amplificateur. Par conséquent, à la fréquence 0 Hz, l'équation matricielle appropriée pour décrire le comportement idéal attendu de l'amplificateur défini ci-dessus est

$$\mathbf{I} = \mathbf{Y}_T \mathbf{E} + \mathbf{Y}_O \mathbf{V} + \mathbf{I}_0 \quad (2)$$

où $\mathbf{I}_0$ est le vecteur-colonne des courants de sortie pour $\mathbf{E} = \mathbf{0}$ et $\mathbf{V} = \mathbf{0}$. Dans un amplificateur réel, l'équation (1) peut cependant être considérée comme une approximation petits signaux, valable pour un point de repos déterminé, à toutes les fréquences.

L'amplificateur défini ci-dessus peut sans ambiguïté être appelé un amplificateur à transadmittance à entrées multiples et sorties multiples. Si nous laissons de côté le cas d'une pluralité d'amplificateurs à transadmittance indépendants ayant chacun une seule entrée et une seule sortie (dans ce cas la matrice admittance de transfert est diagonale), le seul type d'amplificateur à transadmittance à entrées multiples et sorties multiples que l'on trouve couramment dans la littérature est la paire différentielle, pour laquelle les courants de sortie sont les deux courants de collecteur (dans le cas d'une mise en oeuvre utilisant des transistors bipolaires) ou les deux courants de drain (dans le cas d'une mise en oeuvre utilisant des transistors à effet de champ). Dans l'approximation petits signaux, la paire différentielle devient linéaire, et le comportement idéal attendu d'une paire différentielle dans laquelle les courants d'émetteur sont fournis par une source de courant correspond à

$$\mathbf{Y}_T = \begin{pmatrix} G_{TB} & -G_{TB} \\ -G_{TB} & G_{TB} \end{pmatrix} \quad (3)$$

où G_{TB} est une conductance dépendant de la polarisation. Nous notons que cette matrice n'est ni diagonale, ni inversible.

Une théorie générale des amplificateurs à rétroaction à entrées multiples et sorties multiples est bien connue des spécialistes. Des éléments de cette théorie sont par exemple exposés au chapitre 29 du livre *The Circuits and Filters Handbook* édité par W.-K. Chen, publié par CRC Press en 1995. Cependant, l'étude de ce chapitre montre que cette théorie générale est en pratique utilisée pour étudier les amplificateurs à rétroaction à boucles multiples ayant une seule entrée physique et une seule sortie physique. Il faut noter que, selon cette théorie et contrairement aux concepts utilisés dans la présente demande, le courant entrant dans une borne d'entrée d'un tel amplificateur peut être considéré comme une variable de sortie. Cette théorie ne semble pas avoir été utilisée pour la conception d'amplificateur à transadmittance à entrées multiples et sorties multiples ayant une matrice d'admittance de transfert non diagonale.

Des amplificateurs à transadmittance à entrées multiples et sorties multiples ayant une matrice admittance de transfert non diagonale sont utilisés dans la demande de brevet français numéro 03 00064 du 6 Janvier 2003, intitulée "Procédé et dispositif pour la transmission avec une faible diaphonie", correspondant à la demande internationale numéro PCT/EP2003/015036 du 24 December 2003, intitulée "Method and device for transmission with reduced crosstalk", par exemple dans les dispositifs basés sur l'équation (19), ou l'équation (22) ou l'équation (23) de ces demandes. Cependant, le spécialiste comprend que les types de conception présentés dans les quatrième et cinquième modes de réalisation de ces demandes peuvent être difficiles à mettre en oeuvre quand n est supérieur ou égal à 3 et qu'une large bande passante est nécessaire.

EXPOSÉ DE L'INVENTION

L'invention a pour objet un amplificateur à transadmittance à entrées multiples et sorties multiples ayant un nombre égal d'entrées et de sorties, dépourvu des limitations des techniques connues.

5 Un amplificateur à entrées multiples et sorties multiples ayant une borne de référence, n bornes d'entrée signal et n bornes de sortie signal, où n est un entier supérieur ou égal à 3, destiné à procurer, dans une bande de fréquences connue, une matrice admittance de transfert voisine d'une matrice admittance donnée, cette matrice admittance donnée étant une matrice carrée d'ordre n non diagonale et inversible, comporte :

- 10 - n sous-circuits actifs, chaque sous-circuit actif ayant une borne d'entrée sous-circuit, une borne de sortie sous-circuit et une borne commune sous-circuit, la borne d'entrée sous-circuit étant connectée à l'une des dites bornes d'entrée signal et la borne de sortie sous-circuit étant connectée à l'une des dites bornes de sortie signal, chaque sous-circuit actif étant tel que le courant sortant de la borne commune sous-circuit et le
- 15 courant entrant dans la borne de sortie sous-circuit dépendent de la tension entre la borne d'entrée sous-circuit et la borne commune sous-circuit, chacune des dites bornes d'entrée signal étant connectée à une seule borne d'entrée sous-circuit, et chacune des dites bornes de sortie signal étant connectée à une seule borne de sortie sous-circuit ;
- un réseau de rétroaction ayant une borne connectée à ladite borne de référence, le réseau
- 20 de rétroaction ayant aussi n autres bornes chacune connectée à la borne commune sous-circuit d'un des dits sous-circuits actifs, le réseau de rétroaction présentant, dans la bande de fréquences connue, une matrice impédance non diagonale, cette matrice impédance étant définie par rapport à ladite borne de référence, le réseau de rétroaction produisant une contre-réaction telle que, dans la bande de fréquences connue, ladite
- 25 matrice admittance de transfert soit voisine de ladite matrice admittance donnée.

À une fréquence f donnée dans ladite bande de fréquences connue, notons $\mathbf{Y}_G$ ladite matrice admittance donnée, et notons $\mathbf{Z}_{FB}$ la matrice impédance du réseau de rétroaction par rapport à ladite borne de référence. Si j est un entier supérieur ou égal à 1 et inférieur ou égal à n , nous pouvons utiliser j pour désigner le sous-circuit actif dont la borne d'entrée sous-circuit est

30 connectée à la borne d'entrée signal j . Nous pouvons considérer que ce sous-circuit actif j a sa borne de sortie sous-circuit connectée à la borne de sortie signal j . Notons w_j la tension de la borne commune sous-circuit du sous-circuit actif j par rapport à la borne de référence, et $\mathbf{W}$ le vecteur-colonne des tensions $w_1, \dots, w_n$. Pour une première analyse du principe de l'invention, considérons le cas particulier dans lequel

$$35 \quad i_{CAj} = y_{CTAj} (e_j - w_j) \quad (4)$$

et

$$i_{OAJ} = y_{OTAj} (e_j - w_j) \quad (5)$$

où:

i_{CAj} est le courant sortant de la borne commune sous-circuit du sous-circuit actif j ,
 y_{CTAj} est l'admittance de transfert direct de la borne commune sous-circuit du sous-circuit actif j ,

5 i_{OAJ} est le courant entrant dans la borne de sortie sous-circuit du sous-circuit actif j , et
 y_{OTAj} est l'admittance de transfert direct de la borne de sortie sous-circuit du sous-circuit actif j .

Ce cas correspond à un amplificateur à entrées multiples et sorties multiples selon l'invention dans lequel le sous-circuit actif j est tel que le courant sortant de la borne commune sous-circuit et le courant entrant dans la borne de sortie sous-circuit peuvent être considérés
 10 comme ne dépendant que de la tension entre la borne d'entrée sous-circuit et la borne commune sous-circuit.

Notons $\text{diag}_n(y_{CTA1}, \dots, y_{CTAn})$ la matrice diagonale des admittances de transfert direct de la borne commune sous-circuit y_{CTAj} , et $\text{diag}_n(y_{OTA1}, \dots, y_{OTAn})$ la matrice diagonale des admittances
 15 de transfert direct de la borne sortie sous-circuit y_{OTAj} . En utilisant l'équation (4), et en supposant que le courant i_{CAj} sortant de la borne commune sous-circuit du sous-circuit actif j est pratiquement égal au courant entrant dans la borne correspondante du réseau de rétroaction, et que le circuit est stable, nous obtenons :

$$\mathbf{W} = \mathbf{Z}_{FB} \text{diag}_n(y_{CTA1}, \dots, y_{CTAn})(\mathbf{E} - \mathbf{W}) \quad (6)$$

20 Nous obtenons alors

$$\mathbf{E} - \mathbf{W} = [\mathbf{1}_n + \mathbf{Z}_{FB} \text{diag}_n(y_{CTA1}, \dots, y_{CTAn})]^{-1} \mathbf{E} \quad (7)$$

où $\mathbf{1}_n$ est la matrice unité d'ordre n . En supposant que le courant i_{OAJ} entrant dans la borne de sortie sous-circuit du sous-circuit actif j est pratiquement égal au courant i_j entrant dans la borne de sortie signal j , et en utilisant l'équation (5), nous obtenons

$$25 \quad \mathbf{I} = \text{diag}_n(y_{OTA1}, \dots, y_{OTAn}) [\mathbf{1}_n + \mathbf{Z}_{FB} \text{diag}_n(y_{CTA1}, \dots, y_{CTAn})]^{-1} \mathbf{E} \quad (8)$$

Par conséquent, nous obtenons:

$$\mathbf{Y}_T = \text{diag}_n(y_{OTA1}, \dots, y_{OTAn}) [\mathbf{1}_n + \mathbf{Z}_{FB} \text{diag}_n(y_{CTA1}, \dots, y_{CTAn})]^{-1} \quad (9)$$

$$\text{et} \quad \mathbf{Y}_O = \mathbf{0}_n \quad (10)$$

30 où $\mathbf{0}_n$ est la matrice nulle d'ordre n . Ainsi, avec nos hypothèses, pour obtenir que ladite matrice admittance de transfert $\mathbf{Y}_T$ soit voisine de ladite matrice admittance donnée $\mathbf{Y}_G$, nous devons concevoir le réseau de rétroaction de telle sorte que

$$\mathbf{Z}_{FB} \approx \left[\mathbf{Y}_G^{-1} \text{diag}_n(y_{OTA1}, \dots, y_{OTA n}) - \mathbf{1}_n \right] \left[\text{diag}_n(y_{CTA1}, \dots, y_{CTA n}) \right]^{-1} \quad (11)$$

À ce stade, nous notons qu'il est en général difficile de dire si un réseau de rétroaction ayant cette matrice impédance peut être réalisé à la fréquence f . Nous notons que, si le réseau de rétroaction est constitué d'éléments linéaires passifs et réciproques, une condition nécessaire est que cette matrice impédance soit symétrique.

L'équation (9) montre que la contre-réaction produite par le réseau de rétroaction peut être utilisée pour rendre la matrice d'admittance de transfert $\mathbf{Y}_T$ insensible aux variations des admittances de transfert direct de la borne commune sous-circuit $y_{CTA j}$. Le spécialiste voit que ceci est un avantage, qui est accru lorsque les modules des admittances de transfert direct de la borne commune sous-circuit $y_{CTA j}$ sont suffisamment augmentés. En utilisant les résultats mathématiques présentés au paragraphe 87 du livre *Algèbre linéaire* de V. Voïévodine, publié par Editions Mir en 1976, nous notons que si les modules $|y_{CTA j}|$ des admittances de transfert direct de la borne commune sous-circuit sont beaucoup plus grands que les modules de tous les éléments de l'inverse de la matrice impédance $\mathbf{Z}_{FB}$ du réseau de rétroaction, l'approximation suivante est justifiée :

$$\left(\mathbf{1}_n + \left[\mathbf{Z}_{FB} \text{diag}_n(y_{CTA1}, \dots, y_{CTA n}) \right]^{-1} \right)^{-1} \approx \mathbf{1}_n \quad (12)$$

Par conséquent, l'équation (9) devient

$$\mathbf{Y}_T \approx \text{diag}_n \left(\frac{y_{OTA1}}{y_{CTA1}}, \dots, \frac{y_{OTA n}}{y_{CTA n}} \right) \mathbf{Z}_{FB}^{-1} \quad (13)$$

et l'équation (11) devient

$$\mathbf{Z}_{FB} \approx \mathbf{Y}_G^{-1} \text{diag}_n \left(\frac{y_{OTA1}}{y_{CTA1}}, \dots, \frac{y_{OTA n}}{y_{CTA n}} \right) \quad (14)$$

Comme il sera montré plus bas, les spécialistes connaissent plusieurs conceptions convenant aux sous-circuits actifs, qui fournissent des rapports $y_{OTA j} / y_{CTA j}$ voisins de 1 ou de -1. Dans ce cas, avec les hypothèses détaillées ci-dessus, la contre-réaction produite par le réseau de rétroaction est telle que la matrice admittance de transfert $\mathbf{Y}_T$ est voisine de ladite matrice admittance donnée $\mathbf{Y}_G$, indépendamment de la valeur exacte des admittances de transfert direct de la borne commune sous-circuit $y_{CTA j}$. De plus, dans le cas où tous les rapports $y_{OTA j} / y_{CTA j}$ sont voisins de 1, ou dans le cas où tous les rapports $y_{OTA j} / y_{CTA j}$ sont voisins de -1, si le réseau de rétroaction est constitué d'éléments linéaires passifs et réciproques, ladite matrice admittance donnée doit être symétrique.

Par conséquent, selon l'invention, ladite matrice admittance donnée peut être symétrique.

Par conséquent, selon l'invention, ledit réseau de rétroaction peut être constitué exclusivement d'éléments linéaires passifs et réciproques.

Par conséquent, selon l'invention, l'amplificateur à entrées multiples et sorties multiples peut être tel que tous les sous-circuits actifs ont un module $|y_{CTA j}|$ du rapport entre le courant sortant de la borne commune sous-circuit et la tension entre la borne d'entrée sous-circuit et la borne commune sous-circuit beaucoup plus grand que les modules de tous les éléments de

5 l'inverse de la matrice impédance Z_{FB} du réseau de rétroaction.

BREVE DESCRIPTION DES DESSINS

D'autres avantages et caractéristiques ressortiront plus clairement de la description qui va suivre de modes particuliers de réalisation de l'invention, donnés à titre d'exemples non limitatifs, et représentés dans les dessins annexés sur lesquels :

- 10 - la figure 1 représente un premier mode de réalisation de l'invention, pour $n = 4$;
- la figure 2 représente un réseau de rétroaction utilisé dans le premier mode de réalisation ;
- la figure 3 représente un sous-circuit actif utilisé dans le premier mode de réalisation ;
- la figure 4 représente un sous-circuit actif comportant une source de courant contrôlée par une tension, utilisé dans le quatrième mode de réalisation ;
- 15 - la figure 5 représente un quatrième mode de réalisation de l'invention, pour $n = 4$;
- la figure 6 représente un sous-circuit actif constitué d'un amplificateur opérationnel en mode tension et d'un MOSFET, utilisé dans le quatrième mode de réalisation ;
- la figure 7 représente un sous-circuit actif constitué d'un transistor bipolaire, utilisé
- 20 dans les cinquième et sixième modes de réalisation ;
- la figure 8 représente un sous-circuit actif constitué d'un MOSFET et d'un transistor bipolaire, utilisé dans le sixième mode de réalisation ;
- la figure 9 représente un sous-circuit actif constitué d'un circuit cascode comportant deux transistors bipolaires, utilisé dans le septième mode de réalisation ;
- 25 - la figure 10 représente un sous-circuit actif dans lequel une boucle de rétroaction interne est créée avec une résistance, utilisé dans le huitième mode de réalisation ;
- la figure 11 représente un sous-circuit actif dans lequel une boucle de rétroaction interne comporte un amplificateur de tension, utilisé dans le huitième mode de réalisation ;
- 30 - la figure 12 représente un sous-circuit actif comportant une boucle de rétroaction interne et une seconde source de courant contrôlée par une tension, utilisé dans le neuvième mode de réalisation ;
- la figure 13 représente un sous-circuit actif selon le principe de la figure 12, comportant quatre transistors bipolaires, utilisé dans le neuvième mode de réalisation ;
- 35 - la figure 14 représente un neuvième mode de réalisation de l'invention, comportant quatre sous-circuits actifs de la figure 13.

EXPOSÉ DÉTAILLÉ DE CERTAINS MODES DE RÉALISATION

Premier mode de réalisation.

Au titre d'un premier mode de réalisation d'un dispositif selon l'invention, donné à titre d'exemple non limitatif, nous avons représenté sur la figure 1 un amplificateur à entrées multiples et sorties multiples selon l'invention comportant 4 bornes d'entrée signal (11) (12) (13) (14), 4 bornes de sortie signal (21) (22) (23) (24), 4 sous-circuits actifs (30) et un réseau de rétroaction (40). Chaque sous-circuit actif a une borne d'entrée sous-circuit connectée à une des bornes d'entrée signal (11) (12) (13) (14), une borne de sortie sous-circuit connectée à une des bornes de sortie signal (21) (22) (23) (24), et une borne commune sous-circuit. Chaque sous-circuit est tel que le courant sortant de la borne commune sous-circuit et le courant entrant dans la borne de sortie sous-circuit dépendent de la tension entre la borne d'entrée sous-circuit et la borne commune sous-circuit. Le réseau de rétroaction (40) a une borne connectée à la borne de référence, représentée par le symbole de masse sur la figure 1. Le réseau de rétroaction (40) a aussi 4 autres bornes, chacune étant connectée à la borne commune sous-circuit d'un sous-circuit actif (30) différent. Le réseau de rétroaction présente, dans la bande de fréquences connue, une matrice impédance Z_{FB} , cette matrice impédance étant définie par rapport à ladite borne de référence, le réseau de rétroaction produisant une contre-réaction telle que, dans la bande de fréquences connue, la matrice admittance de transfert Y_T de l'amplificateur à entrées multiples et sorties multiples soit voisine de ladite matrice admittance donnée Y_G .

Le schéma de la figure 2 montre un réseau de rétroaction (40) pour le circuit de la figure 1, constitué de 9 résistances, ayant une borne connectée à la borne de référence (représentée avec le symbole de masse) et 4 autres bornes (499). Quatre résistances (401) (402) (403) (404) sont connectées entre une des autres bornes (499) et la borne de référence. Cinq résistances (412) (423) (434) (413) (424) introduisent des éléments non diagonaux dans la matrice impédance Z_{FB} du réseau de rétroaction. Par conséquent, il est clair que la matrice admittance de transfert Y_T de l'amplificateur à entrées multiples et sorties multiples représenté sur la figure 1 ne peut pas être diagonale.

Par conséquent, selon l'invention, ledit réseau de rétroaction peut être un réseau de résistances. Le spécialiste sait comment dimensionner un tel réseau de rétroaction pour obtenir une matrice impédance Z_{FB} donnée, réelle et symétrique.

Un réseau de rétroaction constitué d'un réseau de résistance n'est cependant aucunement une caractéristique de l'invention. A titre d'exemple, les concepteurs peuvent incorporer des éléments réactifs convenables (par exemple des condensateurs et/ou des inductances) dans le réseau de rétroaction. Un autre exemple est que le réseau de rétroaction pourrait incorporer des composants actifs. Ce point sera abordé à nouveau à la fin de la discussion du neuvième mode de réalisation.

Comme montré dans ce premier mode de réalisation, selon l'invention, l'amplificateur à entrées multiples et sorties multiples peut être tel que le nombre n de bornes de sortie signal est supérieur ou égal à 4.

Nous avons représenté sur la figure 3 le sous-circuit actif j (30) ayant sa borne d'entrée sous-circuit (31) connectée à la borne d'entrée signal j et sa borne de sortie sous-circuit (32) connectée à la borne de sortie signal j . La figure 3 montre la tension d'entrée e_j égale à la tension entre la borne d'entrée sous-circuit (31) et la borne de référence, la tension de sortie v_j égale à la tension entre la borne de sortie sous-circuit (32) et la borne de référence, et la tension w_j entre la borne commune sous-circuit (33) et la borne de référence. La figure 3 montre aussi le courant i_{IAj} entrant par la borne d'entrée sous-circuit (31), le courant i_{OAj} entrant par la borne de sortie sous-circuit (32), et le courant i_{CAj} sortant de la borne commune sous-circuit (33).

À une fréquence donnée, le comportement en petits signaux du sous-circuit actif j (30) est commodément décrit par la matrice $\mathbf{Y}_{Aj}$ définie par

$$\begin{pmatrix} i_{IAj} \\ i_{CAj} \\ i_{OAj} \end{pmatrix} = \mathbf{Y}_{Aj} \begin{pmatrix} e_j \\ w_j \\ v_j \end{pmatrix} \quad (15)$$

où

$$\mathbf{Y}_{Aj} = \begin{pmatrix} y_{IAj} + y_{CMIAj} & y_{CMIAj} - y_{IAj} - y_{IRAj} & y_{IRAj} + y_{CMIAj} \\ y_{CTAj} - y_{CMCAj} & -y_{CTAj} - y_{CRAj} - y_{CMCAj} & y_{CRAj} - y_{CMCAj} \\ y_{OTAj} + y_{CMOAJ} & y_{CMOAJ} - y_{OTAj} - y_{OAJ} & y_{OAJ} + y_{CMOAJ} \end{pmatrix} \quad (16)$$

où les paramètres y_{CTAj} et y_{OTAj} ont déjà été définis plus haut et où les sept autres paramètres sont dénommés de la façon suivante :

- y_{IAj} est l'admittance d'entrée du sous-circuit actif j ,
- y_{CMIAj} est l'admittance de la borne d'entrée sous-circuit en mode commun du sous-circuit actif j ,
- y_{IRAj} est l'admittance de transfert inverse de la borne d'entrée sous-circuit du sous-circuit actif j ,
- y_{CMCAj} est l'admittance de la borne commune sous-circuit en mode commun du sous-circuit actif j ,
- y_{CRAj} est l'admittance de transfert inverse de la borne commune sous-circuit du sous-circuit actif j ,
- y_{CMOAJ} est l'admittance de la borne de sortie sous-circuit en mode commun du sous-circuit actif j , et
- y_{OAJ} est l'admittance de sortie du sous-circuit actif j .

Chaque sous-circuit actif j peut avoir des connexions supplémentaires à la borne de référence et/ou à une ou plusieurs alimentations, bien que de telles connexions supplémentaires n'apparaissent pas sur les figures 1 et 3. Nous notons qu'au moins une telle connexion est

nécessairement présente lorsque la somme du premier vecteur-ligne et du troisième vecteur ligne de la matrice $\mathbf{Y}_{A_j}$ n'est pas égal à son deuxième vecteur-ligne.

Dans ce premier mode de réalisation d'un amplificateur à entrées multiples et sorties multiples selon l'invention, nous voyons que le courant i_{CA_j} sortant de la borne commune sous-circuit du sous-circuit actif j est égal au courant entrant dans la borne correspondante du réseau de rétroaction, et que le courant i_{OA_j} entrant dans la borne de sortie sous-circuit du sous-circuit actif j est égal au courant i_j entrant dans la borne de sortie signal j .

Le spécialiste comprend que les matrices $\mathbf{Y}_T$ et $\mathbf{Y}_O$ peuvent être calculées en fonction des matrices $\mathbf{Y}_{A_j}$ et $\mathbf{Z}_{FB}$. Par conséquent, il est possible de dimensionner les sous-circuits actifs et le réseau de rétroaction, de telle façon que la contre-réaction produise une matrice admittance de transfert $\mathbf{Y}_T$ voisine de ladite matrice admittance donnée $\mathbf{Y}_G$. Par exemple, si les sous-circuits actifs sont tels que les paramètres y_{CMCA_j} , y_{CRA_j} , y_{CMOA_j} , et y_{OA_j} peuvent être considérés comme égaux à 0, les équations (9) et (10) sont applicables et nous avons vu plus haut qu'imposer que $|y_{CTA_j}|$ soit suffisamment grand et que les rapports y_{OTA_j}/y_{CTA_j} soient voisins de 1 conduit à une conception possible. Cependant, il est clair que d'autres conceptions sont possibles.

Deuxième mode de réalisation.

Le deuxième mode de réalisation d'un dispositif selon l'invention, donné à titre d'exemple non limitatif, correspond également à l'amplificateur à entrées multiples et sorties multiples selon l'invention représenté sur la figure 1, et toutes les explications fournies pour le premier mode de réalisation sont applicables à ce deuxième mode de réalisation. De plus, dans ce deuxième mode de réalisation, tous les sous-circuits actifs ont des propriétés essentiellement identiques. Par conséquent, à une fréquence donnée, nous pouvons utiliser les 9 paramètres suivants :

- y_{CTA} est l'admittance de transfert direct de la borne commune sous-circuit de tous les sous-circuits actifs,
- y_{OTA} est l'admittance de transfert direct de la borne de sortie sous-circuit de tous les sous-circuits actifs,
- y_{IA} est l'admittance d'entrée de tous les sous-circuits actifs,
- y_{CMIA} est l'admittance de la borne d'entrée sous-circuit en mode commun de tous les sous-circuits actifs,
- y_{IRA} est l'admittance de transfert inverse de la borne d'entrée sous-circuit de tous les sous-circuits actifs,
- y_{CMCA} est l'admittance de la borne commune sous-circuit en mode commun de tous les sous-circuits actifs,
- y_{CRA} est l'admittance de transfert inverse de la borne commune sous-circuit de tous les sous-circuits actifs,

y_{CMOA} est l'admittance de la borne de sortie sous-circuit en mode commun de tous les sous-circuits actifs, et

y_{OA} est l'admittance de sortie de tous les sous-circuits actifs.

L'équation (16) décrivant le comportement en petits signaux du sous-circuit actif j (30)

5 devient :

$$\mathbf{Y}_{Aj} = \begin{pmatrix} y_{IA} + y_{CMIA} & y_{CMIA} - y_{IA} - y_{IRA} & y_{IRA} + y_{CMIA} \\ y_{CTA} - y_{CMCA} & -y_{CTA} - y_{CRA} - y_{CMCA} & y_{CRA} - y_{CMCA} \\ y_{OTA} + y_{CMOA} & y_{CMOA} - y_{OTA} - y_{OA} & y_{OA} + y_{CMOA} \end{pmatrix} \quad (17)$$

Nous obtenons facilement

$$\mathbf{Y}_T = \left[\begin{array}{l} (y_{OTA} + y_{CMOA})\mathbf{1}_n + \\ \left\{ \begin{array}{l} y_{OTA}(y_{CRA} + 2y_{CMCA}) + \\ y_{CMOA}(y_{CRA} + 2y_{CTA}) + \end{array} \right\} \mathbf{Z}_{FB} \\ y_{OA}(y_{CMCA} - y_{CTA}) \end{array} \right] \left[\mathbf{1}_n + (y_{CTA} + y_{CRA} + y_{CMCA})\mathbf{Z}_{FB} \right]^{-1} \quad (18)$$

et

$$\mathbf{Y}_O = \left[\begin{array}{l} (y_{OA} + y_{CMOA})\mathbf{1}_n + \\ \left\{ \begin{array}{l} y_{OA}(y_{CTA} + 2y_{CMCA}) + \\ y_{CMOA}(y_{CTA} + 2y_{CRA}) + \end{array} \right\} \mathbf{Z}_{FB} \\ y_{OTA}(y_{CMCA} - y_{CRA}) \end{array} \right] \left[\mathbf{1}_n + (y_{CTA} + y_{CRA} + y_{CMCA})\mathbf{Z}_{FB} \right]^{-1} \quad (19)$$

Par conséquent, en utilisant les équations (18) et (19), il est possible de dimensionner les sous-circuits actifs et le réseau de rétroaction, de telle façon que la contre-réaction produise une matrice admittance de transfert $\mathbf{Y}_T$ voisine de ladite matrice admittance donnée $\mathbf{Y}_G$. Ce deuxième mode de réalisation montre qu'il est simultanément possible de dimensionner les sous-circuits actifs et le réseau de rétroaction, de telle façon que la matrice admittance de sortie $\mathbf{Y}_O$ de l'amplificateur à entrées multiples et sorties multiples soit voisine d'une matrice recherchée. Cependant, nous notons que, pour une matrice $\mathbf{Y}_G$ donnée, cette matrice recherchée ne peut être choisie arbitrairement, car les paramètres disponibles ne laissent qu'une flexibilité limitée. Les limites de cette flexibilité deviennent évidentes si nous écrivons le produit $\mathbf{Y}_O \mathbf{Y}_T^{-1}$ en utilisant les équations (18) et (19). Il est clair que, si nous n'avions pas imposé que tous les sous-circuits actifs aient des propriétés essentiellement identiques, la flexibilité eût été plus grande.

Selon l'invention, l'amplificateur à entrées multiples et sorties multiples peut être tel que la matrice admittance de sortie de l'amplificateur à entrées multiples et sorties multiples soit voisine d'une matrice recherchée.

Troisième mode de réalisation.

Le troisième mode de réalisation d'un dispositif selon l'invention, donné à titre d'exemple non limitatif, correspond également à l'amplificateur à entrées multiples et sorties multiples selon l'invention représenté sur la figure 1, et toutes les explications fournies pour le premier mode de réalisation sont applicables à ce troisième mode de réalisation. De plus, dans ce troisième mode de réalisation, les sous-circuits actifs sont tels que les paramètres $y_{CMCA\ j}$, $y_{CRA\ j}$, $y_{CMOA\ j}$, et $y_{OA\ j}$ peuvent être considérés comme égaux à 0 et que les modules $|y_{CTA\ j}|$ des admittances de transfert direct de la borne commune sous-circuit sont beaucoup plus grands que les modules de tous les éléments de l'inverse de la matrice impédance $\mathbf{Z}_{FB}$ du réseau de rétroaction. En utilisant les équations (7) et (12), nous obtenons :

$$\mathbf{E} - \mathbf{W} \approx \left[\mathbf{Z}_{FB} \text{diag}_n(y_{CTA\ 1}, \dots, y_{CTA\ n}) \right]^{-1} \mathbf{E} \quad (20)$$

Par conséquent, dans ce cas, le module $|e_j - w_j|$ de la tension entre la borne d'entrée sous-circuit et la borne commune sous-circuit du sous-circuit actif j devient beaucoup plus petit que le plus grand des modules des tensions d'entrée. Le spécialiste comprend qu'un sous-circuit actif idéal ayant un très grand module $|y_{CTA\ j}|$ de son admittance de transfert direct de la borne commune sous-circuit verra une tension $e_j - w_j$ entre la borne d'entrée sous-circuit et la borne commune sous-circuit proche de zéro, comme si la borne commune sous-circuit était la sortie d'un amplificateur suiveur de tension idéal ayant son entrée connectée à la borne entrée sous-circuit.

Considérons à présent un sous-circuit actif j idéal, ayant un très grand $|y_{CTA\ j}|$, et tels que $y_{IA\ j} = y_{CMIA\ j} = y_{IRA\ j} = y_{CMCA\ j} = y_{CRA\ j} = y_{CMOA\ j} = y_{OA\ j} = 0$, et $y_{OTA\ j} = \pm y_{CTA\ j}$. Ces propriétés correspondent aux caractéristiques idéales d'un convoyeur de courant de seconde génération (en anglais: "second-generation current conveyor"), désigné par le sigle CCII, étudié au chapitre 58 du livre *The Circuits and Filters Handbook* mentionné plus haut. Le cas $y_{OTA\ j} = y_{CTA\ j}$ correspond au type de convoyeur de courant de seconde génération appelé CCII- dans ce livre, et le cas $y_{OTA\ j} = -y_{CTA\ j}$ correspond au type de convoyeur de courant de seconde génération appelé CCII+ dans ce livre. Avec des sous-circuits actifs constitués chacun d'un CCII idéal, en utilisant l'équation (13) nous trouvons que la matrice admittance de transfert de l'amplificateur à entrées multiples et sorties multiples est

$$\mathbf{Y}_T \approx \pm \mathbf{Z}_{FB}^{-1} \quad (21)$$

le signe positif correspondant à un CCII- et le signe négatif à un CCII+. La matrice admittance de sortie de l'amplificateur à entrées multiples et sorties multiples est évidemment donnée par l'équation (10).

- Des convoyeurs de courant de seconde génération réels peuvent par exemple être réalisés à partir de transistors bipolaires et de miroirs de courant. De tels circuits peuvent être appropriés pour un fonctionnement bipolaire (c'est-à-dire un fonctionnement pour lequel leur courant de sortie instantané peut être positif ou négatif) et/ou pour un fonctionnement unipolaire (c'est-à-dire un fonctionnement pour lequel leur courant de sortie instantané est soit toujours positif soit toujours négatif). Ils peuvent fournir une précision excellente, mais leur bande passante est typiquement plus petite que 1 GHz. Nous devons noter que certains auteurs utilisent "positive second-generation current conveyor", "diamond transistor", ou "operational transconductance amplifier" pour désigner le type de convoyeurs de courant de seconde génération appelé CCII+.
- Des CCII+ à large bande permettant un fonctionnement bipolaire, disponibles dans le commerce, fournissent par exemple un $|y_{CTA_j}|$ dépassant 100 mA/V jusqu'à 300 MHz.

Selon l'invention, l'amplificateur à entrées multiples et sorties multiples peut être tel qu'au moins un des sous-circuits actifs est un convoyeur de courant de seconde génération.

Quatrième mode de réalisation.

- Le quatrième mode de réalisation d'un dispositif selon l'invention, donné à titre d'exemple non limitatif, correspond également à l'amplificateur à entrées multiples et sorties multiples selon l'invention représenté sur la figure 1, et toutes les explications fournies pour le premier mode de réalisation sont applicables à ce quatrième mode de réalisation. De plus, dans ce quatrième mode de réalisation, tout sous-circuit actif j est tel que $y_{IA_j} = y_{CMIA_j} = y_{IRA_j} = y_{CMCA_j} = y_{CRA_j} = y_{CMOA_j} = y_{OA_j} = 0$, et tel que $y_{CTA_j} = y_{OTA_j}$ (dans le cas présent, nous n'imposons pas d'avoir un très grand $|y_{CTA_j}|$). Le sous-circuit actif (30) apparaissant sur la figure 4 fournit ces caractéristiques. Il est constitué d'une source de courant contrôlée par une tension (34) ayant sa borne d'entrée négative connectée à sa borne de sortie positive (une source de courant contrôlée par une tension est un élément idéal tel que le courant sortant de sa borne de sortie positive est égal au courant entrant dans sa borne de sortie négative et est égal au produit de sa transconductance g par la différence de potentiel entre sa borne d'entrée positive et sa borne d'entrée négative, et tel qu'il n'y a pas de courant circulant dans les bornes d'entrée). La borne d'entrée sous-circuit (31) est connectée à la borne d'entrée positive de la source de courant contrôlée par une tension (34), la borne de sortie sous-circuit (32) est connectée à la borne de sortie négative de la source de courant contrôlée par une tension (34), et la borne commune sous-circuit (33) est connectée aux bornes d'entrée négative et de sortie positive de la source de courant contrôlée par une tension (34).

- Un amplificateur à entrées multiples et sorties multiples selon l'invention est représenté sur la figure 5. Il comporte 4 bornes d'entrée signal (11) (12) (13) (14), 4 bornes de sortie signal (21) (22) (23) (24), 4 sous-circuits actifs (30) tels que montré sur la figure 4, de même transconductance g , et un réseau de rétroaction (40). En utilisant l'équation (9) ou l'équation

(18), nous trouvons que la matrice admittance de transfert de cet amplificateur à entrées multiples et sorties multiples est

$$\mathbf{Y}_T = \left(\frac{1}{g} \mathbf{1}_n + \mathbf{Z}_{FB} \right)^{-1} \quad (22)$$

La matrice admittance de sortie de l'amplificateur à entrées multiples et sorties multiples est évidemment donnée par l'équation (10). Si g est suffisamment grand, l'équation (22) nous dit que la matrice admittance de transfert devient égale à l'inverse de la matrice impédance $\mathbf{Z}_{FB}$. Sur le plan de la conception, g devrait être soit bien contrôlé et stable, soit suffisamment grand.

Les spécialistes savent réaliser des circuits dont le comportement est très proche de la source de courant contrôlée par une tension (34). Les schémas possibles sont nombreux, et dépendent notamment de la précision souhaitée et de la bande de fréquence de fonctionnement.

Selon l'invention, l'amplificateur à entrées multiples et sorties multiples peut être tel qu'au moins un des sous-circuits actifs se comporte approximativement, dans la bande de fréquences connue, comme une source de courant contrôlée par une tension ayant sa borne d'entrée négative connectée à sa borne de sortie positive.

Nous notons que dans les sous-circuits actifs discutés plus haut, mettant en oeuvre une CCII idéale ou une source de courant contrôlée par une tension, il n'y a pas de courant circulant sur les bornes d'entrée sous-circuit.

Selon l'invention, l'amplificateur à entrées multiples et sorties multiples peut être tel que, dans chaque sous-circuit actif, le module du courant entrant dans la borne d'entrée sous-circuit est beaucoup plus petit que le module du courant sortant de la borne commune sous-circuit.

La figure 6 montre un schéma bien connu pour mettre en oeuvre le principe représenté sur la figure 4, avec une grande valeur de la transconductance g à des fréquences suffisamment basses. Le sous-circuit actif (30) de la figure 6 est adéquat pour un fonctionnement unipolaire, et nécessite une polarisation convenable à la borne de sortie sous-circuit (32). La borne d'entrée sous-circuit (31) est connectée à la borne d'entrée positive d'un amplificateur opérationnel (341) ayant sa sortie connectée à la grille d'un MOSFET (342), la borne de sortie sous-circuit (32) est connectée au drain du MOSFET (342), et la borne commune sous-circuit (33) est connectée à la borne d'entrée négative de l'amplificateur opérationnel (341) et à la source du MOSFET (342). Les équations (22) et (10) sont appropriées pour estimer la matrice admittance de transfert et la matrice admittance de sortie d'un amplificateur à entrées multiples et sorties multiples mettant en oeuvre ce type de sous-circuit actif, à des fréquences suffisamment basses.

Cinquième mode de réalisation.

Le cinquième mode de réalisation d'un dispositif selon l'invention, donné à titre d'exemple non limitatif, correspond également à l'amplificateur à entrées multiples et sorties multiples selon l'invention représenté sur la figure 1, et toutes les explications fournies pour le premier

mode de réalisation sont applicables à ce cinquième mode de réalisation. Dans ce cinquième mode de réalisation, chaque sous-circuit actif a seulement trois bornes. Par conséquent, en ce qui concerne un sous-circuit actif j , nous notons :

- a) que, en se référant à la figure 3 , le courant i_{CAj} sortant de la borne commune sous-circuit (33) est égal à la somme du courant i_{IAj} entrant dans la borne d'entrée sous-circuit (31) et du courant i_{OAj} entrant dans la borne de sortie sous-circuit (32),
- b) que les tensions appliquées simultanément aux trois bornes (31) (32) (33) n'ont aucun effet sur les courants,
- c) que, à une fréquence donnée, le comportement en petits signaux du sous-circuit actif j (30) est convenablement décrit par la matrice admittance $\mathbf{Y}_{TPj}$ du biporte par rapport à la borne commune sous-circuit, définie par

$$\begin{pmatrix} i_{IAj} \\ i_{OAj} \end{pmatrix} = \mathbf{Y}_{TPj} \begin{pmatrix} e_j - w_j \\ v_j - w_j \end{pmatrix} \quad (23)$$

où

$$\mathbf{Y}_{TPj} = \begin{pmatrix} y_{11j} & y_{12j} \\ y_{21j} & y_{22j} \end{pmatrix} \quad (24)$$

Par conséquent, nous avons

$$\mathbf{Y}_{Aj} = \begin{pmatrix} y_{11j} & -y_{11j} - y_{12j} & y_{12j} \\ y_{11j} + y_{21j} & -y_{11j} - y_{12j} - y_{21j} - y_{22j} & y_{12j} + y_{22j} \\ y_{21j} & -y_{21j} - y_{22j} & y_{22j} \end{pmatrix} \quad (25)$$

et

$$\begin{cases} y_{IAj} = y_{11j} \\ y_{CMIAj} = 0 \\ y_{IRAj} = y_{12j} \end{cases} \quad \begin{cases} y_{CTAj} = y_{11j} + y_{21j} \\ y_{CMCAj} = 0 \\ y_{CRAj} = y_{12j} + y_{22j} \end{cases} \quad \begin{cases} y_{OTAj} = y_{21j} \\ y_{CMOAj} = 0 \\ y_{OAj} = y_{22j} \end{cases} \quad (26)$$

Nous notons que les mises en oeuvre des sous-circuits actifs des troisième et quatrième mode de réalisation comportent typiquement au moins une connexion à des sources de puissance électrique, incluant éventuellement une connexion à la borne de référence. Par exemple, dans la figure 6, l'amplificateur opérationnel (341) aura typiquement deux bornes d'alimentation, qui pourraient par exemple être respectivement connectées à la borne de référence et à une ligne d'alimentation +10 V (bien que de telles connexions n'apparaissent pas dans la figure 6). De telles mises en oeuvre ne sont pas possibles dans ce cinquième mode de réalisation, puisque qu'aucune connexion d'alimentation séparée n'est possible.

Cependant, ce cinquième mode de réalisation peut utiliser des sous-circuits actifs comportant chacun un seul élément actif, par exemple un transistor bipolaire ou un MOSFET. Ce cinquième mode de réalisation pourrait par exemple utiliser le sous-circuit actif (30) de la

figure 7, comportant seulement un transistor bipolaire (343). Avec une polarisation convenable à la borne d'entrée sous-circuit (31) et à la borne de sortie sous-circuit (32), procurée par des circuits externes, ce sous-circuit actif peut être adéquat pour un fonctionnement unipolaire. La borne d'entrée sous-circuit (31) est connectée à la base du transistor bipolaire (343), la borne
 5 de sortie sous-circuit (32) est connectée au collecteur de ce transistor (343), et la borne commune sous-circuit (33) est connectée à l'émetteur de ce transistor (343). Nous notons que, lorsque nous utilisons un transistor bipolaire comme montré sur la figure 7, ou un MOSFET (avec la borne d'entrée sous-circuit connectée à la grille, la borne de sortie sous-circuit connectée au drain, et la borne commune sous-circuit connectée à la source), le courant sortant
 10 de la borne commune sous-circuit et le courant entrant dans la borne de sortie sous-circuit peuvent être considérés comme ne dépendant pratiquement que de la tension entre la borne d'entrée sous-circuit et la borne commune sous-circuit.

En courant continu et à basses fréquences, de telles mises en oeuvre comportant un seul élément actif risquent d'être moins précises et moins linéaires que des mises en oeuvre
 15 comportant un amplificateur opérationnel, mais elles peuvent être conçues pour fonctionner à des fréquences bien plus élevées. Nous notons que l'équation (20) indique que la contre-réaction réduit les tensions $e_j - w_j$ vues par les sous-circuits actifs, et améliore de ce fait la linéarité.

Sixième mode de réalisation.

Le sixième mode de réalisation d'un dispositif selon l'invention, donné à titre d'exemple
 20 non limitatif, correspond également à l'amplificateur à entrées multiples et sorties multiples selon l'invention représenté sur la figure 1, et toutes les explications fournies pour le premier mode de réalisation sont applicables à ce sixième mode de réalisation. De plus, dans ce sixième mode de réalisation, tous les sous-circuits actifs ont des propriétés essentiellement identiques, et chaque sous-circuit actif a seulement trois bornes. Par conséquent, les explications fournies
 25 pour le deuxième mode de réalisation et pour le cinquième mode de réalisation sont applicables. Dans ce sixième mode de réalisation, l'équation (24) peut par conséquent s'écrire

$$\mathbf{Y}_{TPJ} = \begin{pmatrix} y_{11} & y_{12} \\ y_{21} & y_{22} \end{pmatrix} \quad (27)$$

En utilisant les équations (18), (19) et (26), nous obtenons

$$\mathbf{Y}_T = [y_{21} \mathbf{1}_n - \{y_{22}y_{11} - y_{12}y_{21}\} \mathbf{Z}_{FB}] [\mathbf{1}_n + (y_{11} + y_{12} + y_{21} + y_{22}) \mathbf{Z}_{FB}]^{-1} \quad (28)$$

30 et

$$\mathbf{Y}_O = [y_{22} \mathbf{1}_n + \{y_{11}y_{22} - y_{12}y_{21}\} \mathbf{Z}_{FB}] [\mathbf{1}_n + (y_{11} + y_{12} + y_{21} + y_{22}) \mathbf{Z}_{FB}]^{-1} \quad (29)$$

Considérons à nouveau le sous-circuit actif (30) montré sur la figure 7, comportant

seulement un transistor bipolaire (343) et supposons que ce transistor bipolaire est convenablement décrit avec un rapport de transfert direct du courant en petits signaux $h_{21} = h_{21e}$ et une impédance d'entrée en petit signal $h_{11} = h_{11e}$ (c'est-à-dire que nous négligeons le rapport de transfert inverse de la tension h_{12e} et l'admittance de sortie h_{22e}). Dans ce cas, la matrice
 5 admittance de transfert d'un amplificateur à entrées multiples et sorties multiples selon l'invention mettant en oeuvre de tels sous-circuits actifs identiques est :

$$\mathbf{Y}_T \approx \left(\frac{h_{11}}{h_{21}} \mathbf{1}_n + \frac{h_{21} + 1}{h_{21}} \mathbf{Z}_{FB} \right)^{-1} = \left(\frac{1}{y_{21}} \mathbf{1}_n + \frac{y_{21} + y_{11}}{y_{21}} \mathbf{Z}_{FB} \right)^{-1} \quad (30)$$

Si les modules de h_{21e} et du rapport h_{21e} / h_{11e} sont suffisamment grands, l'équation (30) nous dit que la matrice admittance de transfert devient pratiquement égale à l'inverse de la
 10 matrice impédance $\mathbf{Z}_{FB}$. À basses fréquences, cet amplificateur à entrées multiples et sorties multiples fournira une précision plus faible qu'un autre utilisant les sous-circuits actifs de la figure 6. Toutefois, si la matrice impédance de la charge connectée aux bornes de sortie signal de l'amplificateur à entrées multiples et sorties multiples pour lequel l'équation (30) a été obtenue est telle que les tensions de sortie sont faibles, cet amplificateur à entrées multiples et
 15 sorties multiples pourrait fonctionner à des fréquences excédant 10 GHz, puisque des transistors bipolaires avec des caractéristiques convenables sont disponibles.

Ce sixième mode de réalisation peut aussi par exemple utiliser des sous-circuits actifs comportant chacun une paire de transistors disposée comme sur la figure 8, comportant un MOSFET (345), un transistor bipolaire (346) et une résistance (347). Avec une polarisation
 20 convenable à la borne d'entrée sous-circuit (31) et à la borne de sortie sous-circuit (32), procurée par des circuits externes, ce sous-circuit actif peut être adéquat pour un fonctionnement unipolaire. La borne d'entrée sous-circuit (31) est connectée à la grille du MOSFET (345), la borne de sortie sous-circuit (32) est connectée au drain du MOSFET (345) et au collecteur du transistor bipolaire (346), et la borne commune sous-circuit (33) est connectée à l'émetteur du
 25 transistor bipolaire (346). La base du transistor bipolaire (346) est connectée à la source du MOSFET (345), la résistance (347) étant connectée entre la base et l'émetteur du transistor bipolaire (346), cette disposition produisant une charge active délivrant un courant approximativement constant à la source du MOSFET. Puisque le MOSFET se comporte comme un suiveur de tension, la matrice admittance de transfert de l'amplificateur à entrées multiples
 30 et sorties multiples peut être approximativement évaluée comme si seul le transistor bipolaire était présent, comme dans la figure 7. Cependant, les modules des courants i_{IAj} montrés sur la figure 3 seront bien plus faibles qu'avec les sous-circuits actifs montrés sur la figure 7.

L'équation (30) n'est pas pleinement satisfaisante pour explorer les limitations d'un amplificateur à entrées multiples et sorties multiples utilisant les sous-circuits actifs de la figure
 35 7, particulièrement aux plus hautes fréquences. Dans les équations (28) et (29), nous pouvons par exemple remplacer la matrice d'admittance du biporte par sa matrice hybride. Nous obtenons

$$\mathbf{Y}_T = [h_{21}\mathbf{1}_n - h_{22}\mathbf{Z}_{FB}] [h_{11}\mathbf{1}_n + ([1 - h_{12}][1 + h_{21}] + h_{11}h_{22})\mathbf{Z}_{FB}]^{-1} \quad (31)$$

et

$$\mathbf{Y}_O = [(h_{11}h_{22} - h_{12}h_{21})\mathbf{1}_n + h_{22}\mathbf{Z}_{FB}] [h_{11}\mathbf{1}_n + ([1 - h_{12}][1 + h_{21}] + h_{11}h_{22})\mathbf{Z}_{FB}]^{-1} \quad (32)$$

- Clairement, réduire le rapport de transfert inverse de la tension h_{12} et l'admittance de sortie h_{22} rendra la différence entre la matrice admittance de transfert $\mathbf{Y}_T$ et ladite matrice admittance donnée $\mathbf{Y}_G$ moins sensible aux variations de h_{21} causées par les variations de température et/ou de fréquence. Réduire le rapport de transfert inverse de la tension h_{12} rend aussi la matrice admittance de sortie $\mathbf{Y}_O$ moins sensible aux variations de h_{21} causées par les variations de température et/ou de fréquence.

10 Septième mode de réalisation.

- Le septième mode de réalisation d'un dispositif selon l'invention, donné à titre d'exemple non limitatif, correspond également à l'amplificateur à entrées multiples et sorties multiples selon l'invention représenté sur la figure 1, et toutes les explications fournies pour le premier mode de réalisation sont applicables à ce septième mode de réalisation. De plus, dans ce septième mode de réalisation, tous les sous-circuits actifs ont des propriétés essentiellement identiques (par conséquent, les explications fournies pour le deuxième mode de réalisation sont applicables), et chaque sous-circuit actif correspond au schéma de la figure 9.

- Dans la figure 9, le sous-circuit actif (30) comporte un premier transistor bipolaire (343) et un second transistor bipolaire (344) en montage cascode. Utilisé avec des circuits externes procurant une polarisation convenable à la borne d'entrée sous-circuit (31), à la borne de sortie sous-circuit (32), et à la base du second transistor bipolaire (344), ce sous-circuit actif peut être adéquat pour un fonctionnement unipolaire. La borne d'entrée sous-circuit (31) est connectée à la base du premier transistor bipolaire (343), la borne de sortie sous-circuit (32) est connectée au collecteur du second transistor bipolaire (344), et la borne commune sous-circuit (33) est connectée à l'émetteur du premier transistor bipolaire (343).

- Le sous-circuit actif (30) de la figure 9 ayant quatre bornes si nous incluons la borne nécessaire à l'application la polarisation à la base du second transistor bipolaire (344), les résultats fournis dans la discussion du sixième mode de réalisation ne sont pas strictement applicables. Toutefois, si nous considérons que les variations du courant entrant dans la base du second transistor bipolaire (344) sont petites comparée à celles des courants de collecteur, nous pouvons en pratique utiliser les équations (28) à (32). Le principal avantage du montage cascode de la figure 9 est que les paramètres h_{12} et y_{12} ont un module beaucoup plus petit qu'avec un seul transistor, ce qui produit un accroissement de la bande passante et une réduction de l'influence de la température et de la fréquence sur la matrice admittance de sortie $\mathbf{Y}_O$ et sur la différence

entre la matrice admittance de transfert $\mathbf{Y}_T$ et ladite matrice admittance donnée $\mathbf{Y}_G$.

Nous notons qu'un amplificateur à entrées multiples et sorties multiples selon l'invention peut être considéré comme une collection de n amplificateurs à rétroaction série-série avec une entrée et une sortie (nous utilisons la définition d'un amplificateur à rétroaction série-série présentée au chapitre 25 du livre *The Circuits and Filters Handbook* mentionné plus haut),
 5 comportant chacun initialement, dans leur réseau de rétroaction série-série, un dipôle linéaire passif connecté à la masse, collection dans laquelle ces n dipôles linéaires passifs connectés à la masse ont été remplacés par un unique réseau de rétroaction ayant une borne connectée à la masse et n autres bornes, ce réseau de rétroaction présentant, dans la bande de fréquences
 10 connue, une matrice impédance (définie par rapport à la masse) non diagonale. Par conséquent, le spécialiste comprend que n'importe quel amplificateur à rétroaction série-série avec une entrée et une sortie, comportant au moins un dipôle linéaire passif connecté à la masse dans son réseau de rétroaction série-série, peut être modifié pour devenir un sous-circuit actif approprié. La modification consiste à enlever du réseau de rétroaction série-série un dipôle linéaire passif
 15 connecté à la masse, le noeud, autre que la masse, où ce dipôle linéaire passif connecté à la masse était connecté, devenant la borne commune sous-circuit. Cette modification peut être effectuée sur tous les types connus d'amplificateurs à rétroaction série-série avec une entrée et une sortie, comportant au moins un dipôle linéaire passif connecté à la masse dans leur réseau de rétroaction série-série, par exemple ceux décrits dans le chapitre 25 du livre *The Circuits and*
 20 *Filters Handbook* mentionné plus haut.

Huitième mode de réalisation.

Le huitième mode de réalisation d'un dispositif selon l'invention, donné à titre d'exemple non limitatif, correspond également à l'amplificateur à entrées multiples et sorties multiples selon l'invention représenté sur la figure 1, et toutes les explications fournies pour le premier
 25 mode de réalisation sont applicables à ce huitième mode de réalisation. De plus, dans ce huitième mode de réalisation, l'amplificateur à entrées multiples et sorties multiples est tel que chaque sous-circuit actif comporte une boucle de rétroaction interne, de façon à obtenir une matrice admittance de sortie $\mathbf{Y}_O$ de l'amplificateur à entrées multiples et sorties multiples voisine d'une matrice recherchée $\mathbf{Y}_H$.

30 Ce huitième mode de réalisation peut par exemple utiliser le sous-circuit actif j (30) montré sur la figure 10, constitué d'une source de courant contrôlée par une tension (34) de transconductance g ayant sa borne d'entrée négative connectée à sa borne de sortie positive, d'une première résistance (36) de valeur R_1 et d'une seconde résistance (37) de valeur R_2 . La borne d'entrée sous-circuit (31) est connectée à une borne de la première résistance (36), l'autre
 35 borne de cette résistance étant connectée à la borne d'entrée positive de la source de courant contrôlée par une tension (34). La borne de sortie sous-circuit (32) est connectée à la borne de

sortie négative de la source de courant contrôlée par une tension (34), et à une borne de la seconde résistance (37), l'autre borne de cette résistance étant connectée à la borne d'entrée positive de la source de courant contrôlée par une tension (34). La borne commune sous-circuit (33) est connectée aux bornes d'entrée négative et de sortie positive de la source de courant contrôlée par une tension (34). Nous notons que la seconde résistance (37) crée une boucle de rétroaction interne et est connectée de telle façon qu'une rétroaction parallèle-parallèle est obtenue (pour nous, "rétroaction parallèle-parallèle" correspond au terme "shunt-shunt feedback" utilisé au chapitre 25 du livre *The Circuits and Filters Handbook* mentionné plus haut), qui produit

$$\mathbf{Y}_{Aj} = \frac{1}{R_1 + R_2} \begin{pmatrix} 1 & 0 & -1 \\ gR_2 & -g(R_1 + R_2) & gR_1 \\ gR_2 - 1 & -g(R_1 + R_2) & gR_1 + 1 \end{pmatrix} \quad (33)$$

et

$$\begin{cases} y_{IAj} = \frac{1}{R_1 + R_2} \\ y_{CMIAj} = 0 \\ y_{IRAj} = \frac{-1}{R_1 + R_2} \end{cases} \quad \begin{cases} y_{CTAj} = \frac{gR_2}{R_1 + R_2} \\ y_{CMCAj} = 0 \\ y_{CRAj} = \frac{gR_1}{R_1 + R_2} \end{cases} \quad \begin{cases} y_{OTAj} = \frac{gR_2 - 1}{R_1 + R_2} \\ y_{CMOAJ} = 0 \\ y_{OAJ} = \frac{gR_1 + 1}{R_1 + R_2} \end{cases} \quad (34)$$

Ce huitième mode de réalisation pourrait par exemple aussi utiliser le sous-circuit actif j (30) montré sur la figure 11, constitué d'une source de courant contrôlée par une tension (34) de transconductance g ayant sa borne d'entrée négative connectée à sa borne de sortie positive, d'un amplificateur de tension (35) de gain en tension K ayant une très grande impédance d'entrée et une très petite impédance de sortie, d'une première résistance (36) de valeur R_1 et d'une seconde résistance (37) de valeur R_2 . La borne d'entrée sous-circuit (31) est connectée à une borne de la première résistance (36), l'autre borne de cette résistance étant connectée à la borne d'entrée positive de la source de courant contrôlée par une tension (34). La borne de sortie sous-circuit (32) est connectée à la borne de sortie négative de la source de courant contrôlée par une tension (34), et à l'entrée de l'amplificateur de tension (35). La sortie de l'amplificateur de tension (35) est connectée à une borne de la seconde résistance (37), l'autre borne de cette résistance étant connectée à la borne d'entrée positive de la source de courant contrôlée par une tension (34). La borne commune sous-circuit (33) est connectée aux bornes d'entrée négative et de sortie positive de la source de courant contrôlée par une tension (34). Nous notons que l'amplificateur de tension (35) et la seconde résistance (37) créent une boucle de rétroaction interne et sont connectés de telle façon qu'une rétroaction parallèle-parallèle est obtenue, qui produit

$$\mathbf{Y}_{Aj} = \frac{1}{R_1 + R_2} \begin{pmatrix} 1 & 0 & -K \\ gR_2 & -g(KR_1 + R_2) & gKR_1 \\ gR_2 & -g(KR_1 + R_2) & gKR_1 \end{pmatrix} \quad (35)$$

et

$$\begin{cases} y_{IAj} = \frac{1}{R_1 + R_2} \\ y_{CMIAj} = \frac{1-K}{R_1 + R_2} \\ y_{IRAj} = \frac{-K}{R_1 + R_2} \end{cases} \begin{cases} y_{CTAj} = \frac{gR_2}{R_1 + R_2} \\ y_{CMCAj} = 0 \\ y_{CRAj} = \frac{gKR_1}{R_1 + R_2} \end{cases} \begin{cases} y_{OTAj} = \frac{gR_2}{R_1 + R_2} \\ y_{CMOAJ} = 0 \\ y_{OAJ} = \frac{gKR_1}{R_1 + R_2} \end{cases} \quad (36)$$

Dans le cas particulier d'un amplificateur à entrées multiples et sorties multiples dans lequel tous les sous-circuits actifs sont pratiquement identiques à celui de la figure 10, en utilisant les équations (18), (19) et (34), nous obtenons

$$\mathbf{Y}_T = \left[\frac{gR_2 - 1}{R_1 + R_2} \mathbf{1}_n - \frac{g}{R_1 + R_2} \mathbf{Z}_{FB} \right] [\mathbf{1}_n + g\mathbf{Z}_{FB}]^{-1} \quad (37)$$

$$\mathbf{Y}_O = \left[\frac{gR_1 + 1}{R_1 + R_2} \mathbf{1}_n + \frac{g}{R_1 + R_2} \mathbf{Z}_{FB} \right] [\mathbf{1}_n + g\mathbf{Z}_{FB}]^{-1} \quad (38)$$

Puisque nous voulons que $\mathbf{Y}_T$ soit voisine de $\mathbf{Y}_G$, ce cas particulier est approprié lorsque $\mathbf{Y}_w$ est de la forme

$$\mathbf{Y}_w \approx \left[\left(R_1 + \frac{1}{g} \right) \mathbf{1}_n + \mathbf{Z}_{FB} \right] \left[\left(R_2 - \frac{1}{g} \right) \mathbf{1}_n - \mathbf{Z}_{FB} \right]^{-1} \mathbf{Y}_G \quad (39)$$

Dans le cas particulier d'un amplificateur à entrées multiples et sorties multiples dans lequel tous les sous-circuits actifs sont pratiquement identiques à celui de la figure 11, en utilisant les équations (18), (19) et (36), nous obtenons

$$\mathbf{Y}_T = \frac{gR_2}{R_1 + R_2} \left[\mathbf{1}_n + g \frac{KR_1 + R_2}{R_1 + R_2} \mathbf{Z}_{FB} \right]^{-1} \quad (40)$$

$$\mathbf{Y}_O = \frac{gKR_1}{R_1 + R_2} \left[\mathbf{1}_n + g \frac{KR_1 + R_2}{R_1 + R_2} \mathbf{Z}_{FB} \right]^{-1} \quad (41)$$

Puisque nous voulons que $\mathbf{Y}_T$ soit voisine de $\mathbf{Y}_G$, ce cas particulier est approprié lorsque $\mathbf{Y}_w$ est de la forme

$$\mathbf{Y}_w \approx K \frac{R_1}{R_2} \mathbf{Y}_G \quad (42)$$

Par conséquent, selon l'invention, l'amplificateur à entrées multiples et sorties multiples peut être tel que ladite matrice admittance donnée $\mathbf{Y}_G$ est voisine du produit d'un scalaire λ par ladite matrice recherchée $\mathbf{Y}_w$. Ce résultat peut être obtenu quand une boucle de rétroaction interne est disposée dans chaque sous-circuit actif, comme sur la figure 11. Le scalaire λ peut

être un nombre réel, comme dans le cas de l'équation (42). Cependant, nous notons que les résistances (36) et (37) de la figure 11 pourraient être chacune remplacées par un dipôle linéaire ayant une impédance dépendant de la fréquence. Par conséquent, selon l'invention, le dit scalaire λ est un nombre réel ou un nombre complexe dépendant éventuellement de la fréquence.

5 A chaque fois que $\mathbf{Y}_G$ est voisine du produit d'un scalaire λ par $\mathbf{Y}_\mu$, nous avons :

$$\mathbf{Y}_T \approx \lambda \mathbf{Y}_O \quad (43)$$

Dans ce cas, considérons la circonstance dans laquelle les n bornes de sortie signal sont connectées à une charge présentant, à une fréquence donnée, une matrice admittance voisine de $\mu \mathbf{Y}_O$, où μ est un nombre réel ou complexe différent de -1 . Le vecteur-colonne $\mathbf{I}$ du courant de
10 sortie est donc

$$\mathbf{I} \approx -\mu \mathbf{Y}_O \mathbf{V} \quad (44)$$

En utilisant l'équation (1), il vient

$$\mathbf{V} \approx \frac{\lambda}{1+\mu} \mathbf{E} \quad (45)$$

En d'autres termes, nous observons que le vecteur-colonne $\mathbf{V}$ des tensions de sortie est dans
15 ce cas proportionnel au vecteur-colonne $\mathbf{E}$ des tensions d'entrée. Cette propriété est intéressante et difficile à obtenir par d'autres moyens, car les sources de tension contrôlée par une tension, flottantes, sont difficiles à concevoir, particulièrement quand une bande passante dépassant 100 kHz est nécessaire. Un amplificateur à entrées multiples et sorties multiples selon l'invention comportant des sous-circuits actifs mettant en oeuvre la rétroaction parallèle-
20 parallèle de la figure 11 peut fournir une bande passante beaucoup plus large. Cependant, le fait que, dans la boucle de rétroaction parallèle-parallèle de la figure 11, on trouve au moins deux composants actifs fournissant du gain connectés en cascade, limite la bande passante possible. Ceci est dû à ce que l'adjonction de l'amplificateur de tension (35) rend probablement nécessaire une compensation supplémentaire pour obtenir une marge de phase convenable, en particulier
25 lorsque la charge connectée aux bornes de sortie signal de l'amplificateur à entrées multiples et sorties multiples peut être telle que des gains en tension élevés sont obtenus.

L'équation (39) montre que, si R_1 et R_2 sont suffisamment grandes, un amplificateur à entrées multiples et sorties multiples selon l'invention mettant en oeuvre le sous-circuit actif de la figure 10 pourrait être tel que $\mathbf{Y}_G$ soit voisine du produit d'un scalaire par $\mathbf{Y}_\mu$. Cependant, les
30 spécialistes comprennent que de telles valeurs élevées de résistance ne sont pas appropriées quand une large bande passante est nécessaire.

Dans la figure 10, la source de courant contrôlée par une tension (34) pourrait être remplacée par un CCII-. Cependant, dans la figure 10, il n'est pas possible de remplacer la source de courant contrôlée par une tension (34) par un CCII+ car la boucle de rétroaction
35 produirait une rétroaction positive. Dans la figure 11, la source de courant contrôlée par une tension (34) peut être remplacée par un CCII- ou par un CCII+, si un gain en tension K approprié est utilisé (par exemple $K = +1$ pour un CCII-, ou $K = -1$ pour un CCII+).

Neuvième mode de réalisation.

Le neuvième mode de réalisation d'un dispositif selon l'invention, donné à titre d'exemple non limitatif, correspond également à l'amplificateur à entrées multiples et sorties multiples selon l'invention représenté sur la figure 1, et toutes les explications fournies pour le premier mode de réalisation sont applicables à ce neuvième mode de réalisation. Dans ce neuvième mode de réalisation, tous les sous-circuits actifs ont des propriétés essentiellement identiques, et l'amplificateur à entrées multiples et sorties multiples est tel que la matrice admittance de sortie Y_O est voisine d'une matrice recherchée Y_w , et que ladite matrice admittance donnée Y_G est voisine du produit d'un scalaire λ par ladite matrice recherchée Y_w , le scalaire λ étant éventuellement dépendant de la fréquence. De plus, le neuvième mode de réalisation comporte des sous-circuits actifs mettant en oeuvre le principe du sous-circuit actif (30) de la figure 12, constitué d'une première source de courant contrôlée par une tension (34) de transconductance g_1 ayant sa borne d'entrée négative connectée à sa borne de sortie positive, d'une seconde source de courant contrôlée par une tension (38) de transconductance g_2 ayant sa borne d'entrée négative connectée à sa borne de sortie positive, d'une première résistance (36) de valeur R_1 et d'une seconde résistance (37) de valeur R_2 . La borne d'entrée sous-circuit (31) est connectée à la borne d'entrée positive de la seconde source de courant contrôlée par une tension (38) et à une borne de la première résistance (36), l'autre borne de cette résistance étant connectée à la borne d'entrée positive de la première source de courant contrôlée par une tension (34). La borne de sortie sous-circuit (32) est connectée à la borne de sortie négative de la première source de courant contrôlée par une tension (34), à la borne de sortie négative de la seconde source de courant contrôlée par une tension (38), et à une borne de la seconde résistance (37), l'autre borne de cette résistance étant connectée à la borne d'entrée positive de la première source de courant contrôlée par une tension (34). La borne commune sous-circuit (33) est connectée aux bornes d'entrée négative et de sortie positive de la première source de courant contrôlée par une tension (34). Les bornes d'entrée négative et de sortie positive de la seconde source de courant contrôlée par une tension (38) sont connectées à la borne de référence. Ce sous-circuit actif j est tel que

$$Y_{Aj} = \frac{1}{R_1 + R_2} \begin{pmatrix} 1 & 0 & -1 \\ g_1 R_2 & -g_1(R_1 + R_2) & g_1 R_1 \\ g_1 R_2 - 1 + g_2(R_1 + R_2) & -g_1(R_1 + R_2) & g_1 R_1 + 1 \end{pmatrix} \quad (46)$$

et

$$\begin{cases} y_{IAj} = \frac{1}{R_1 + R_2} \\ y_{CMIAj} = 0 \\ y_{IRAj} = \frac{-1}{R_1 + R_2} \end{cases} \quad \begin{cases} y_{CTAj} = \frac{g_1 R_2}{R_1 + R_2} \\ y_{CMCAj} = 0 \\ y_{CRAj} = \frac{g_1 R_1}{R_1 + R_2} \end{cases} \quad \begin{cases} y_{OTAj} = \frac{g_1 R_2 - 1}{R_1 + R_2} + \frac{2g_2}{3} \\ y_{CMOAJ} = \frac{g_2}{3} \\ y_{OAJ} = \frac{g_1 R_1 + 1}{R_1 + R_2} - \frac{g_2}{3} \end{cases} \quad (47)$$

En utilisant les équations (18), (19) et (47), il vient

$$\mathbf{Y}_T = \left[\left(\frac{g_1 R_2 - 1}{R_1 + R_2} + g_2 \right) \mathbf{1}_n + g_1 \left(g_2 - \frac{1}{R_1 + R_2} \right) \mathbf{Z}_{FB} \right] [\mathbf{1}_n + g_1 \mathbf{Z}_{FB}]^{-1} \quad (48)$$

et

$$\mathbf{Y}_O = \left[\frac{g_1 R_1 + 1}{R_1 + R_2} \mathbf{1}_n + \frac{g_1}{R_1 + R_2} \mathbf{Z}_{FB} \right] [\mathbf{1}_n + g_1 \mathbf{Z}_{FB}]^{-1} \quad (49)$$

5 Pour le cas particulier où $g_2 = 1/R_1$, nous obtenons

$$\mathbf{Y}_T \approx \frac{R_2}{R_1} \mathbf{Y}_O \quad (50)$$

Puisque nous voulons que $\mathbf{Y}_T$ soit voisine de $\mathbf{Y}_G$, et que $\mathbf{Y}_O$ soit voisine de $\mathbf{Y}_W$, ce cas particulier est approprié lorsque

$$\mathbf{Y}_W \approx \frac{R_1}{R_2} \mathbf{Y}_G \quad (51)$$

- 10 qui correspond précisément à une spécification de ce neuvième mode de réalisation. Contrairement à l'approche suivie dans le huitième mode de réalisation, ce résultat est obtenu sans utiliser au moins deux composants actifs fournissant du gain connectés en cascade dans un boucle de rétroaction. Par conséquent, la bande passante qui peut être obtenue en utilisant des sous-circuits actifs mettant en oeuvre le principe du sous-circuit actif (30) de la figure 12 est
- 15 bien plus large. Par exemple, le sous-circuit actif de la figure 13 est adéquat pour un fonctionnement unipolaire lorsqu'une polarisation convenable à la borne d'entrée sous-circuit (31) et à la borne de sortie sous-circuit (32) est procurée par des circuits externes. Dans la figure 13, la première source de courant contrôlée par une tension ayant sa borne d'entrée négative connectée à sa borne de sortie positive de la figure 12 est remplacée par une paire de transistors
- 20 (34) comportant un premier transistor bipolaire (348), un second transistor bipolaire (346) et une résistance (347). Cette paire de transistors (34) procure une grande transadmittance. Dans la figure 13, la seconde source de courant contrôlée par une tension ayant sa borne d'entrée négative connectée à sa borne de sortie positive de la figure 12 est remplacée par une source de courant contrôlée (38) comportant un premier transistor bipolaire (388), un second transistor
- 25 bipolaire (386), une première résistance (387) et une seconde résistance (385) de valeur R_3 . La transadmittance de la source de courant contrôlée (38) est voisine de $1/R_3$. Dans la figure 13, la paire de transistors (34), la source de courant contrôlée (38), la première résistance (36) de valeur R_1 et la seconde résistance (37) de valeur R_2 sont disposées de façon à mettre en oeuvre le principe représenté sur la figure 12.
- 30 La résistance R_1 est pratiquement égale à la résistance R_3 . Par conséquent, un amplificateur à entrées multiples et sorties multiples selon l'invention dans lequel tous les sous-circuits actifs sont pratiquement identiques à celui de la figure 11 pourra approximativement procurer

$$\mathbf{Y}_T \approx \frac{R_2}{R_1(R_1 + R_2)} (R_1 \mathbf{Z}_{FB}^{-1} + \mathbf{1}_n) \quad (52)$$

et

$$\mathbf{Y}_O \approx \frac{1}{R_1 + R_2} (R_1 \mathbf{Z}_{FB}^{-1} + \mathbf{1}_n) \quad (53)$$

Le spécialiste comprend que les équations (52) et (53) sont des approximations qui
 5 deviennent erronées aux plus hautes fréquences. Cependant, les équations (17) à (19) pourraient
 être utilisées pour calculer plus précisément les caractéristiques d'un tel amplificateur à entrées
 multiples et sorties multiples selon l'invention, et aussi pour optimiser ses performances par une
 sélection appropriée des composants.

Nous notons que les résistances (36) et (37) des figures 12 et 13 pourraient être chacune
 10 remplacée par un dipôle linéaire ayant une impédance dépendant de la fréquence. Par
 conséquent, selon l'invention, le dit scalaire λ pourrait être un nombre complexe dépendant de
 la fréquence. Utiliser des dipôles linéaires ayant une impédance dépendant de la fréquence à la
 place des résistances (36) et (37) des figures 12 et 13 pourrait par exemple être utile pour
 introduire une compensation, qui peut être nécessaire lorsque la charge connectée aux bornes
 15 de sortie signal de l'amplificateur à entrées multiples et sorties multiples peut être telle que des
 gains en tension élevés sont obtenus et/ou telle qu'elle est fortement réactive.

Un amplificateur à entrées multiples et sorties multiples selon l'invention est représenté sur
 la figure 14. Il comporte 4 bornes d'entrée signal (11) (12) (13) (14), 4 bornes de sortie signal
 (21) (22) (23) (24), 4 sous-circuits actifs (30) tels que montré sur la figure 13, et un réseau de
 20 rétroaction (40) constitué de quatre résistances (401) (402) (403) (404) connectées à la borne
 de référence et de trois autres résistances (412) (423) (434) produisant une matrice impédance
 non diagonale. Les quatre sources de courant (38) fournissent la polarisation des bornes de sortie
 sous-circuit. Une polarisation appropriée des bornes d'entrées signal (11) (12) (13) (14) doit être
 fournie par des circuits externes.

25 Nous notons que, dans la figure 12, les deux sources de courant contrôlée par une tension
 (34) (38) pourraient être remplacées soit chacune par un CCII⁻, soit chacune par un CCII⁺.

Nous notons que dans la figure 14 (et aussi dans la figure 2), le réseau de rétroaction ne
 comporte que des résistances. Toutefois, le spécialiste comprend que, pour obtenir que ladite
 matrice admittance de transfert soit plus voisine de ladite matrice admittance donnée, il peut être
 30 souhaitable de régler ladite matrice impédance non diagonale, en utilisant des composants
 présentant une impédance réglable. De tels composants peuvent être réglables par un moyen
 électrique, comme un MOSFET utilisé en régime ohmique, procurant une résistance variable,
 ou comme une diode à capacité variable, procurant une capacité variable. Par conséquent, selon
 l'invention, ledit réseau de rétroaction peut être tel que ladite matrice impédance non diagonale
 35 peut être réglée par des moyens électriques.

INDICATIONS SUR LES APPLICATIONS INDUSTRIELLES

L'invention est adaptée aux applications dans lesquelles des amplificateurs à transadmittance à entrées multiples et sorties multiples procurant, dans une bande de fréquences connue, une matrice admittance de transfert voisine d'une matrice admittance Y_G donnée sont
 5 nécessaires, cette matrice admittance donnée étant une matrice carrée d'ordre n , non-diagonale et inversible. Nous avons vu que cette matrice Y_G devra être, pour certaines réalisations, voisine d'une matrice symétrique. Par conséquent, l'invention est particulièrement appropriée comme dispositif procurant n combinaisons linéaires de n signaux, définies par une telle matrice carrée.

Puisque la matrice impédance caractéristique d'une ligne de transmission multiconductrice
 10 est nécessairement inversible et symétrique, des amplificateurs à entrées multiples et sorties multiples selon l'invention peuvent être utilisés pour mettre en oeuvre la demande de brevet français numéro 0303087 du 13 mars 2003, intitulée "Procédé et dispositif pour la transmission sans diaphonie", correspondant à la demande internationale numéro PCT/EP2004/002383 du 18 février 2004, intitulée "Method and device for transmission without crosstalk", par exemple
 15 dans des dispositifs mettant en oeuvre l'équation (5) ou l'équation (11) de ces demandes. Dans le cas où un amplificateur à entrées multiples et sorties multiples selon l'invention est utilisé à une extrémité de l'interconnexion pour produire les combinaisons linéaires définies par l'équation (5) de ces demandes, il peut aussi produire une matrice impédance de sortie voisine de la matrice impédance caractéristique de la ligne de transmission multiconductrice,
 20 accomplissant de cette façon simultanément les fonctions d'un circuit d'émission et d'un circuit de terminaison. Nous notons que ces demandes mentionnent justement qu'un dispositif pour la transmission sans diaphonie peut être tel que les circuits de terminaison et les circuits d'émission ne sont pas tous deux à deux sans parties communes.

Le spécialiste comprend qu'un amplificateur à entrées multiples et sorties multiples combiné
 25 ayant m bornes d'entrée signal et n bornes de sortie signal peut comporter :

- un amplificateur à entrées multiples et sorties multiples en mode tension ayant m bornes d'entrée signal et n bornes de sortie signal, procurant, dans une bande de fréquences connue, une matrice gain en tension G_V à n lignes et m colonnes, les bornes d'entrée signal de l'amplificateur à entrées multiples et sorties multiples combiné étant connectées aux bornes d'entrée signal de
 30 l'amplificateur à entrées multiples et sorties multiples en mode tension ;
- un amplificateur à entrées multiples et sorties multiples selon l'invention ayant n bornes d'entrée signal et n bornes de sortie signal, procurant, dans la bande de fréquences connue, une matrice admittance de transfert voisine d'une matrice admittance Y_G donnée, cette matrice admittance donnée étant une matrice carrée d'ordre n , non-diagonale et inversible, les bornes
 35 de sortie signal de l'amplificateur à entrées multiples et sorties multiples en mode tension étant connectées aux bornes d'entrée signal de l'amplificateur à entrées multiples et sorties multiples selon l'invention, et les bornes de sortie signal de l'amplificateur à entrées multiples et sorties

multiples selon l'invention étant connectées aux bornes de sortie signal de l'amplificateur à entrées multiples et sorties multiples combiné, de telle façon que, dans la bande de fréquences connue, la matrice admittance de transfert de l'amplificateur à entrées multiples et sorties multiples combiné soit voisine de la matrice admittance $\mathbf{Y}_G \mathbf{G}_V$ à n lignes et m colonnes.

5 Le spécialiste comprend qu'une caractéristique importante d'un tel amplificateur à entrées multiples et sorties multiples combiné est que la matrice admittance $\mathbf{Y}_G \mathbf{G}_V$ n'est pas nécessairement une matrice carrée. Quand elle est une matrice carrée, cette matrice admittance $\mathbf{Y}_G \mathbf{G}_V$ n'est ni nécessairement inversible, ni nécessairement symétrique quand $\mathbf{Y}_G$ est symétrique.

10 Par conséquent, l'amplificateur à entrées multiples et sorties multiples selon l'invention peut être utilisé comme un constituant d'un autre amplificateur à entrées multiples et sorties multiples, comme l'amplificateur à entrées multiples et sorties multiples combiné décrit ci-dessus. Le spécialiste comprend que l'amplificateur à entrées multiples et sorties multiples selon l'invention peut aussi être utilisé comme un constituant d'autres types d'amplificateurs à entrées
15 multiples et sorties multiples.

Puisque le produit de la matrice impédance caractéristique d'une ligne de transmission multiconductrice, ou de son inverse, par une matrice de passage des variables électriques naturelles aux variables électriques modales de cette ligne de transmission multiconductrice est nécessairement inversible mais n'est habituellement pas symétrique, l'amplificateur à entrées
20 multiples et sorties multiples combiné décrit plus haut peut être utilisé dans une mise en oeuvre la demande de brevet français numéro 03 00064 du 6 janvier 2003, intitulée "Procédé et dispositif pour la transmission avec une faible diaphonie", correspondant à la demande internationale numéro PCT/EP2003/015036 du 24 décembre 2003, intitulée "Method and device for transmission with reduced crosstalk", par exemple dans des dispositifs mettant en oeuvre
25 l'équation (19), ou l'équation (22) ou l'équation (23) de ces demandes. Dans le cas où l'amplificateur à entrées multiples et sorties multiples selon l'invention est utilisé à une extrémité de l'interconnexion pour produire les combinaisons linéaires définies par l'équation (23) de ces demandes, il peut aussi produire une matrice impédance de sortie voisine de la matrice impédance caractéristique de la ligne de transmission multiconductrice, accomplissant
30 de cette façon simultanément les fonctions d'un circuit d'émission et d'un circuit de terminaison. Nous notons que ces demandes mentionnent justement qu'un dispositif pour la transmission avec une faible diaphonie peut être tel que les circuits de terminaison et les circuits d'émission ont des parties communes.

REVENDICATIONS

1. Amplificateur à entrées multiples et sorties multiples ayant une borne de référence, n bornes d'entrée signal et n bornes de sortie signal, où n est un entier supérieur ou égal à 3, destiné à
5 procurer, dans une bande de fréquences connue, une matrice admittance de transfert voisine d'une matrice admittance donnée, cette matrice admittance donnée étant une matrice carrée d'ordre n non diagonale et inversible, l'amplificateur à entrées multiples et sorties multiples comportant :
 - n sous-circuits actifs, chaque sous-circuit actif ayant une borne d'entrée sous-circuit, une
10 borne de sortie sous-circuit et une borne commune sous-circuit, la borne d'entrée sous-circuit étant connectée à l'une des dites bornes d'entrée signal et la borne de sortie sous-circuit étant connectée à l'une des dites bornes de sortie signal, chaque sous-circuit actif étant tel que le courant sortant de la borne commune sous-circuit et le courant entrant dans la borne de sortie sous-circuit dépendent de la tension entre la
15 borne d'entrée sous-circuit et la borne commune sous-circuit, chacune des dites bornes d'entrée signal étant connectée à une seule borne d'entrée sous-circuit, et chacune des dites bornes de sortie signal étant connectée à une seule borne de sortie sous-circuit ;
 - un réseau de rétroaction ayant une borne connectée à ladite borne de référence, le réseau de rétroaction ayant aussi n autres bornes chacune connectée à la borne commune
20 sous-circuit d'un des dits sous-circuits actifs, le réseau de rétroaction présentant, dans la bande de fréquences connue, une matrice impédance non diagonale, cette matrice impédance étant définie par rapport à ladite borne de référence, le réseau de rétroaction produisant une contre-réaction telle que, dans la bande de fréquences connue, ladite matrice admittance de transfert soit voisine de ladite matrice admittance donnée.
- 25 2. Amplificateur à entrées multiples et sorties multiples selon la revendication 1, dans lequel au moins un des sous-circuits actifs est tel que le courant sortant de la borne commune sous-circuit et le courant entrant dans la borne de sortie sous-circuit peuvent être considérés comme ne dépendant que de la tension entre la borne d'entrée sous-circuit et la borne commune sous-circuit.
- 30 3. Amplificateur à entrées multiples et sorties multiples selon l'une quelconque des revendications précédentes, dans lequel ladite matrice admittance donnée est symétrique.
4. Amplificateur à entrées multiples et sorties multiples selon l'une quelconque des revendications précédentes, dans lequel ledit réseau de rétroaction est constitué exclusivement d'éléments linéaires passifs et réciproques.

5. Amplificateur à entrées multiples et sorties multiples selon l'une quelconque des revendications précédentes, dans lequel tous les sous-circuits actifs ont un module du rapport entre le courant sortant de la borne commune sous-circuit et la tension entre la borne d'entrée sous-circuit et la borne commune sous-circuit beaucoup plus grand que les modules de tous les
- 5 éléments de l'inverse de la matrice impédance du réseau de rétroaction.
6. Amplificateur à entrées multiples et sorties multiples selon l'une quelconque des revendications précédentes, dans lequel au moins un des sous-circuits actifs est un convoyeur de courant de seconde génération.
7. Amplificateur à entrées multiples et sorties multiples selon l'une quelconque des
- 10 revendications précédentes, dans lequel au moins un des sous-circuits actifs se comporte approximativement, dans la bande de fréquences connue, comme une source de courant contrôlée par une tension ayant sa borne d'entrée négative connectée à sa borne de sortie positive.
8. Amplificateur à entrées multiples et sorties multiples selon l'une quelconque des
- 15 revendications précédentes, dans lequel chaque sous-circuit actif comporte une boucle de rétroaction interne, de façon à obtenir une matrice admittance de sortie de l'amplificateur à entrées multiples et sorties multiples voisine d'une matrice recherchée.
9. Amplificateur à entrées multiples et sorties multiples selon la revendication 8, dans lequel ladite matrice admittance donnée est voisine du produit d'un scalaire par ladite matrice
- 20 recherchée, le scalaire étant un nombre réel ou un nombre complexe dépendant éventuellement de la fréquence.
10. Amplificateur à entrées multiples et sorties multiples selon l'une quelconque des revendications précédentes, dans lequel ledit réseau de rétroaction est tel que ladite matrice impédance non diagonale peut être réglée par des moyens électriques.

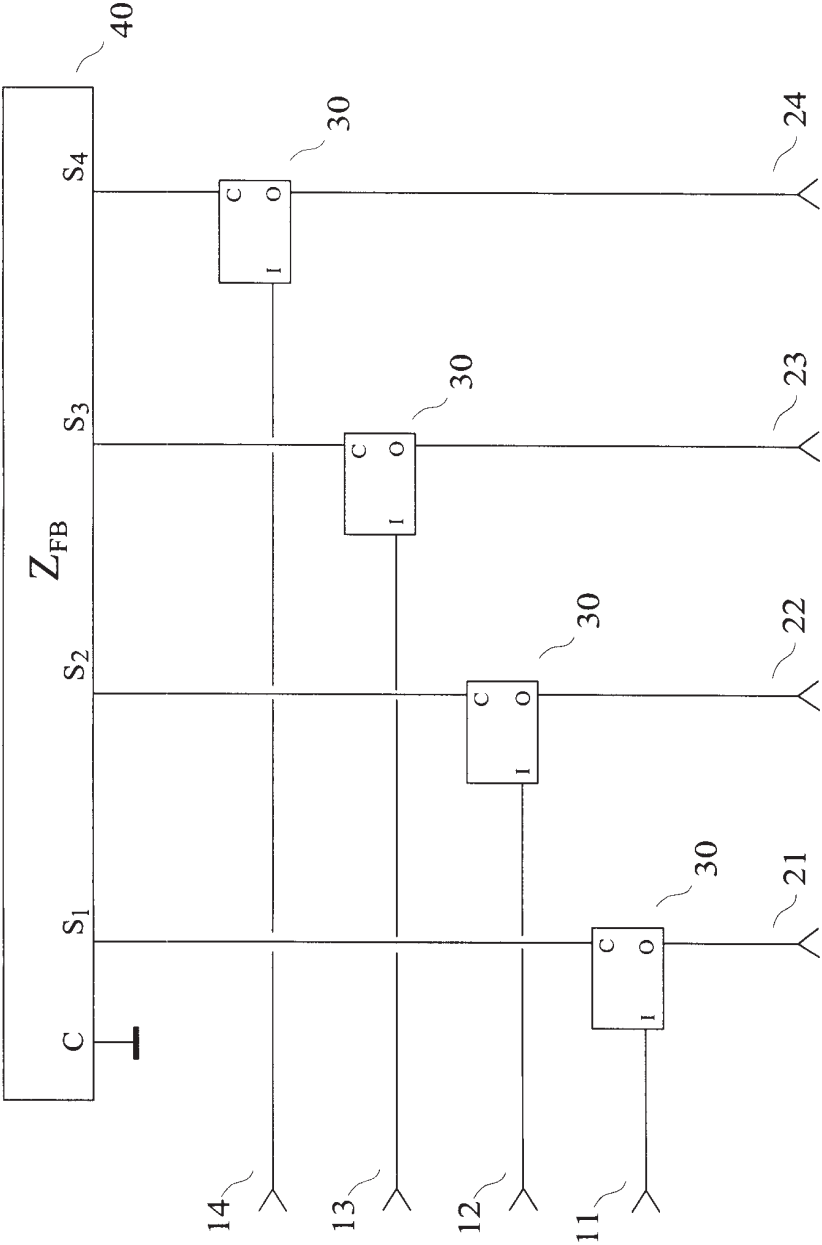


FIG. 1

2 / 6

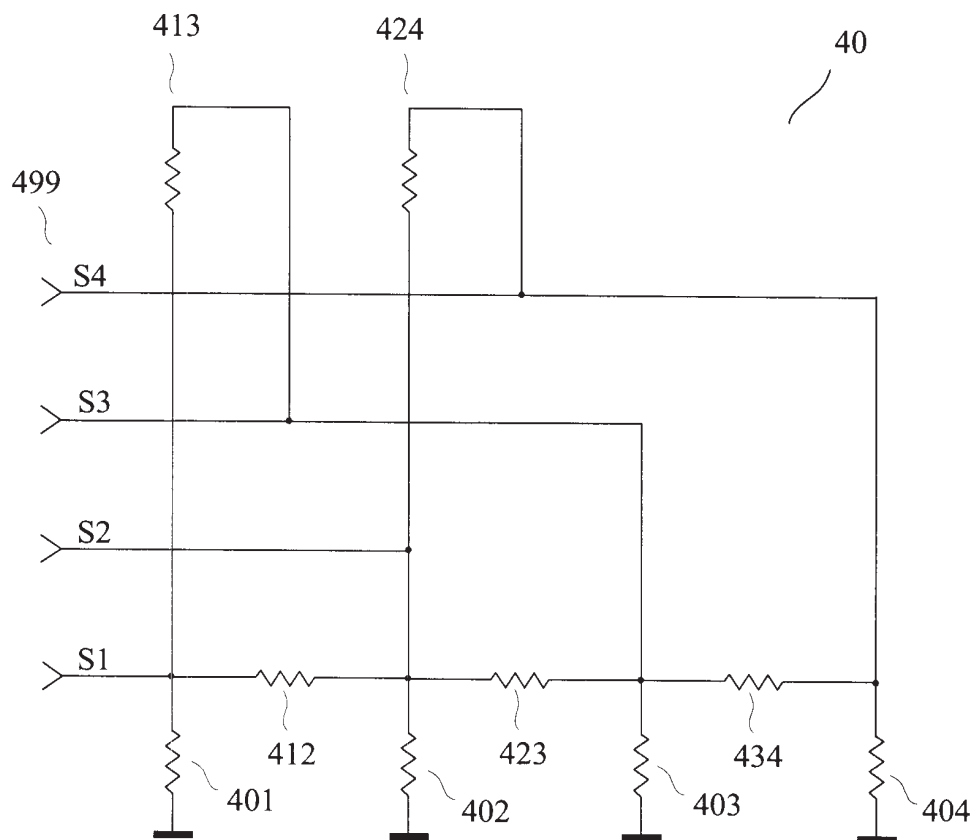


FIG. 2

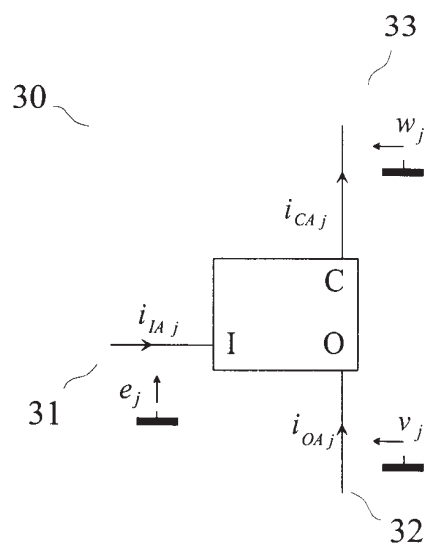


FIG. 3

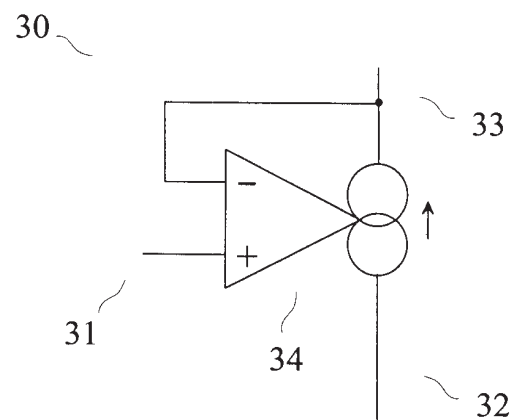


FIG. 4

3 / 6

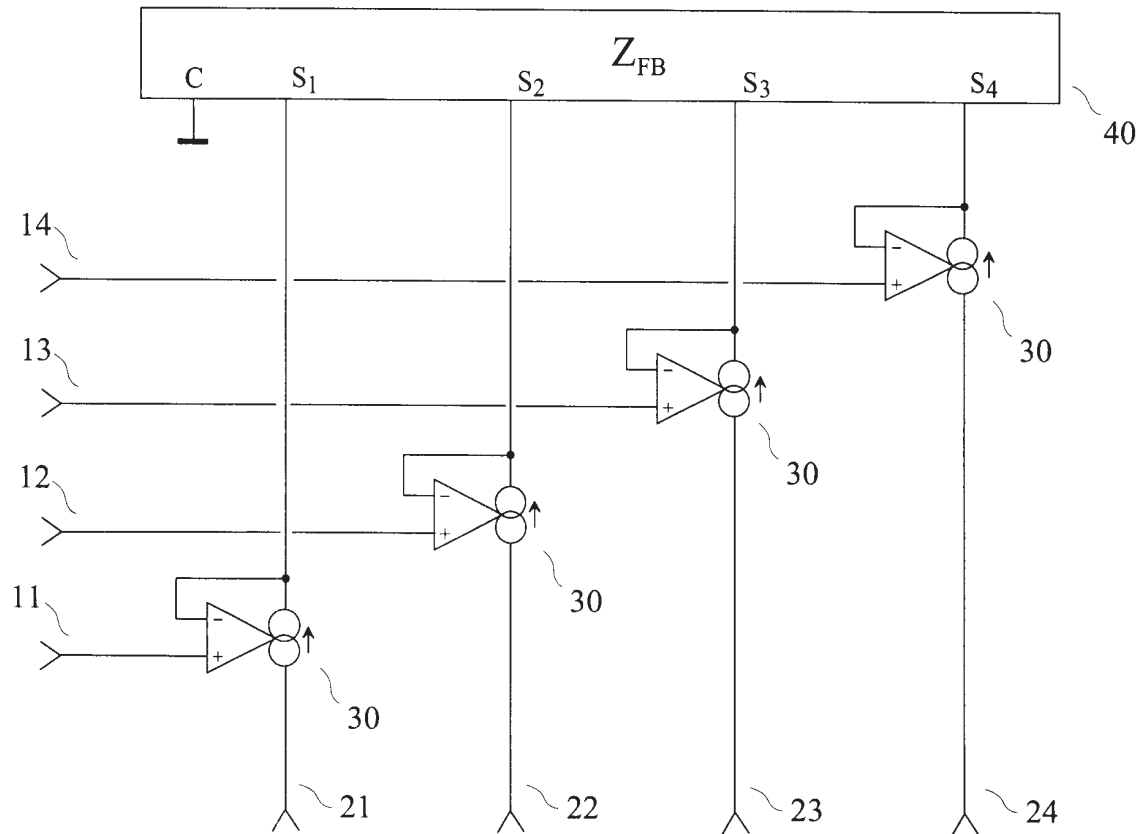


FIG. 5

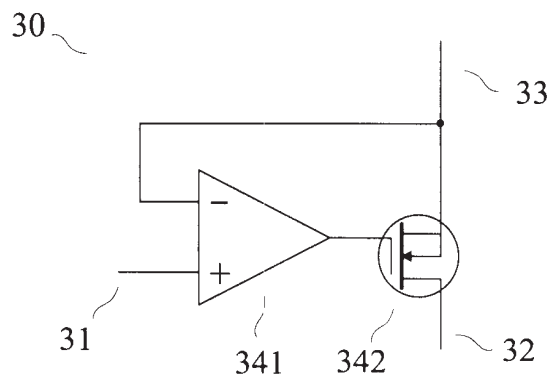


FIG. 6

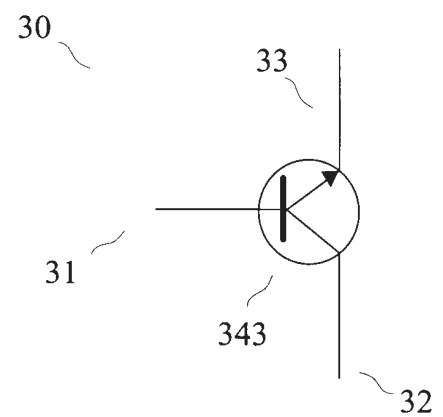


FIG. 7

4 / 6

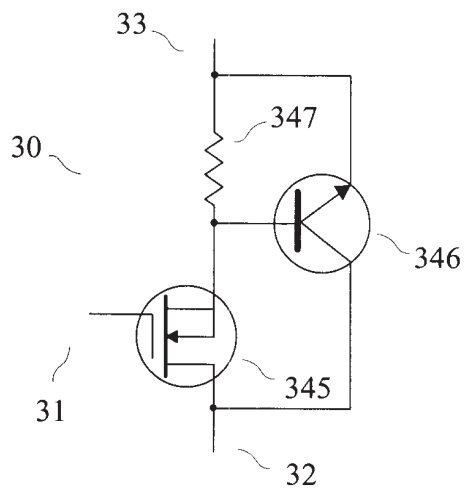


FIG. 8

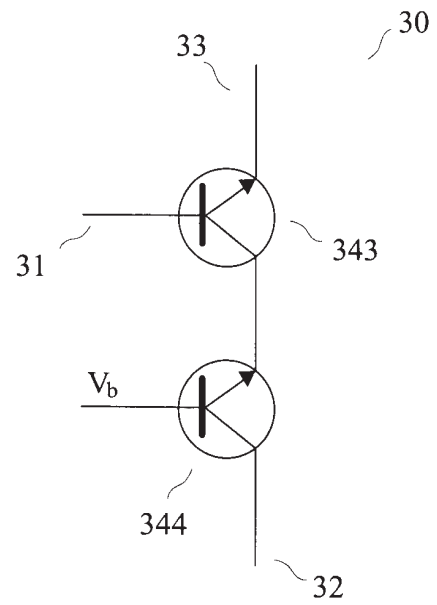


FIG. 9

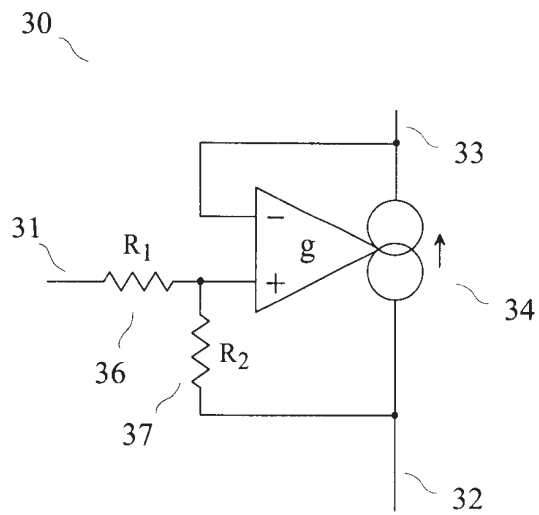


FIG. 10

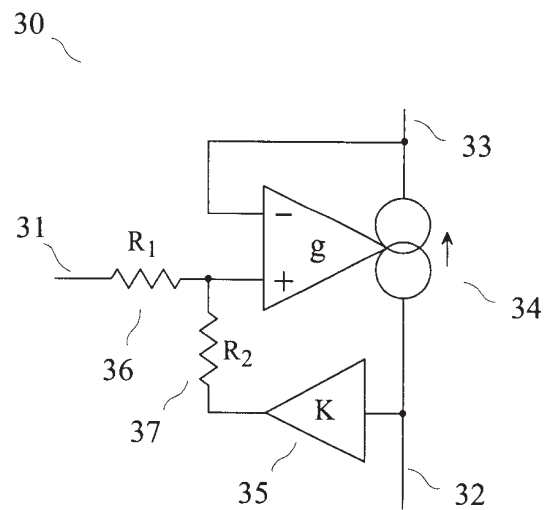


FIG. 11

5 / 6

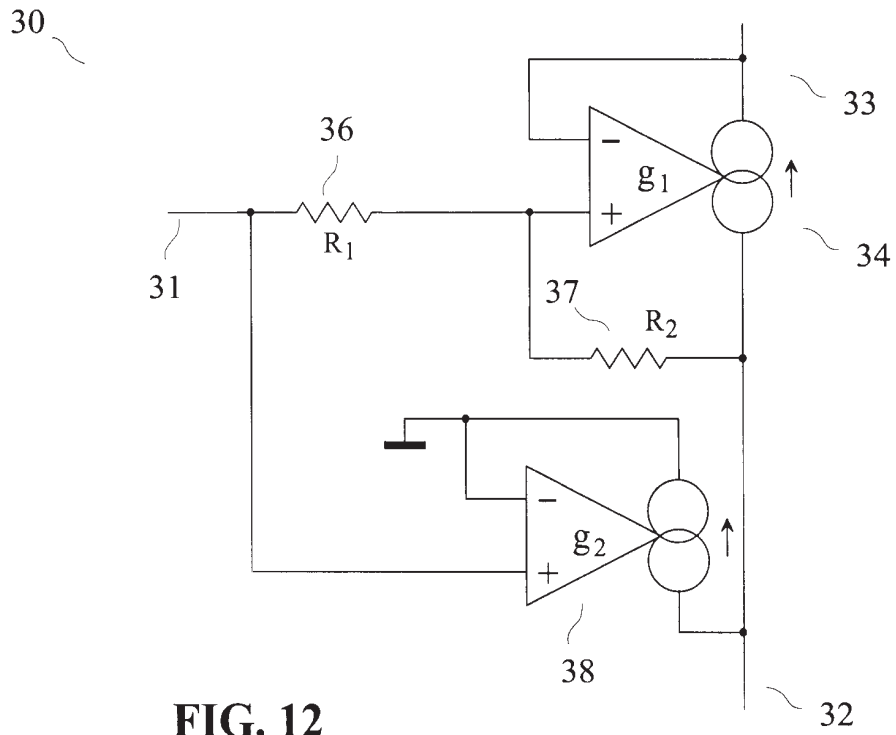


FIG. 12

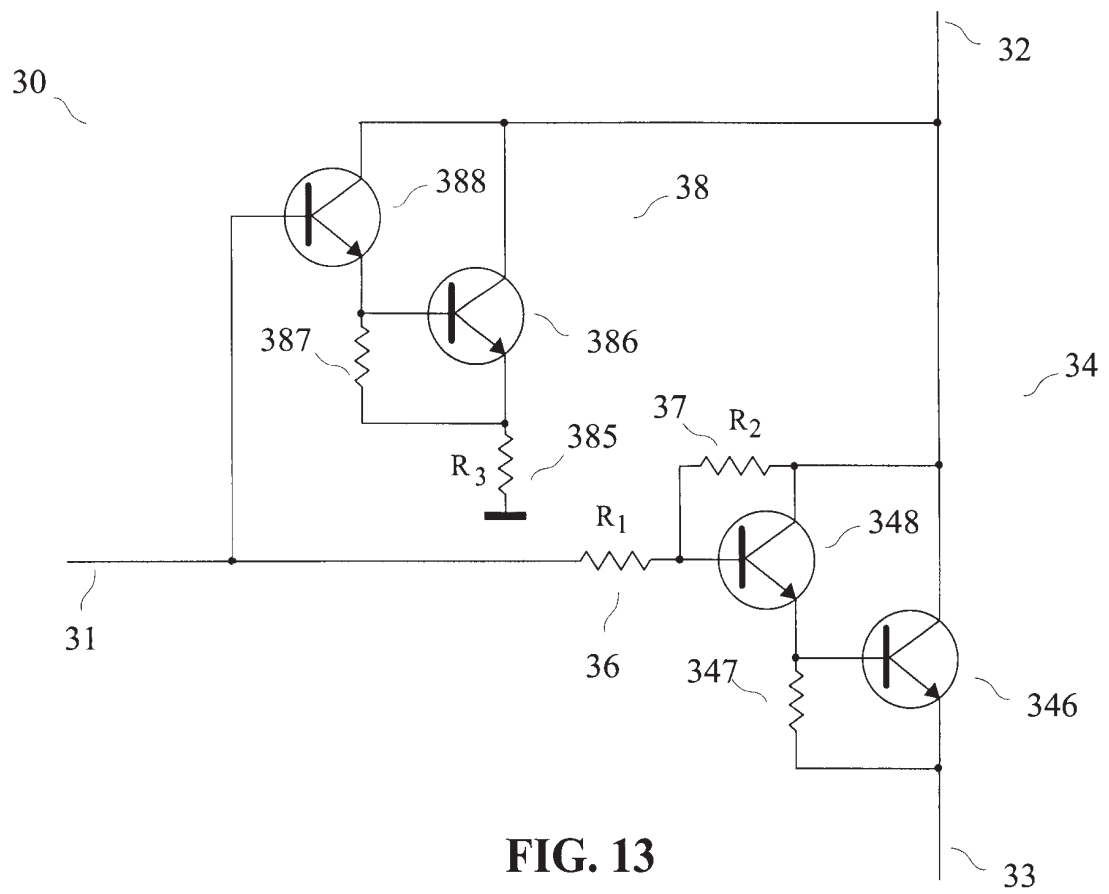


FIG. 13

6 / 6

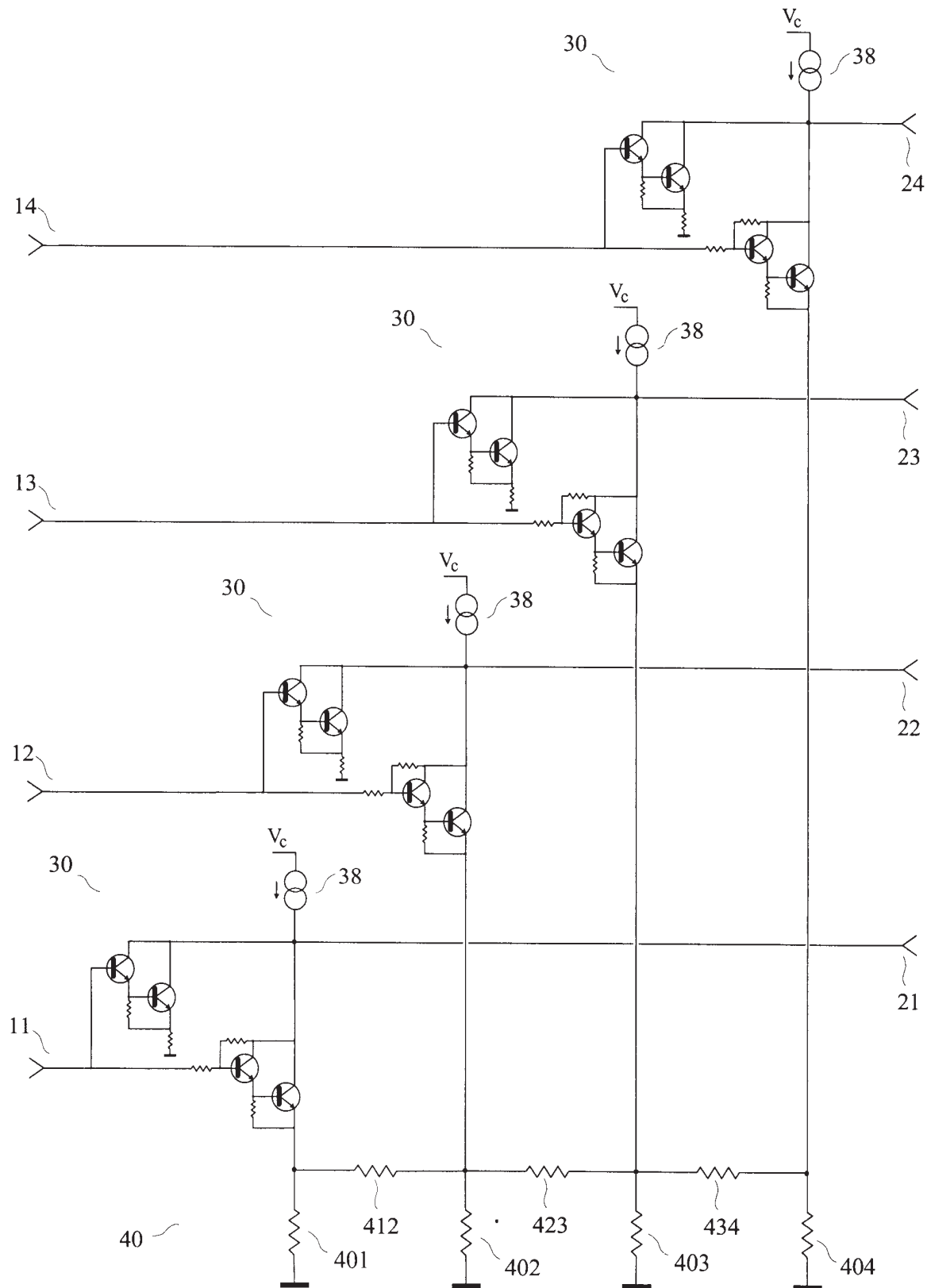


FIG. 14

RAPPORT DE RECHERCHE

articles L.612-14, L.612-17 et R.612-53 à 69 du code de la propriété intellectuelle

OBJET DU RAPPORT DE RECHERCHE

L'I.N.P.I. annexe à chaque brevet un "RAPPORT DE RECHERCHE" citant les éléments de l'état de la technique qui peuvent être pris en considération pour apprécier la brevetabilité de l'invention, au sens des articles L. 611-11 (nouveau) et L. 611-14 (activité inventive) du code de la propriété intellectuelle. Ce rapport porte sur les revendications du brevet qui définissent l'objet de l'invention et délimitent l'étendue de la protection.

Après délivrance, l'I.N.P.I. peut, à la requête de toute personne intéressée, formuler un "AVIS DOCUMENTAIRE" sur la base des documents cités dans ce rapport de recherche et de tout autre document que le requérant souhaite voir prendre en considération.

CONDITIONS D'ÉTABLISSEMENT DU PRÉSENT RAPPORT DE RECHERCHE

- ☒ Le demandeur a présenté des observations en réponse au rapport de recherche préliminaire.
- ☒ Le demandeur a maintenu les revendications.
- ☐ Le demandeur a modifié les revendications.
- ☐ Le demandeur a modifié la description pour en éliminer les éléments qui n'étaient plus en concordance avec les nouvelles revendications.
- ☐ Les tiers ont présenté des observations après publication du rapport de recherche préliminaire.
- ☐ Un rapport de recherche préliminaire complémentaire a été établi.

DOCUMENTS CITÉS DANS LE PRÉSENT RAPPORT DE RECHERCHE

La répartition des documents entre les rubriques 1, 2 et 3 tient compte, le cas échéant, des revendications déposées en dernier lieu et/ou des observations présentées.

- ☒ Les documents énumérés à la rubrique 1 ci-après sont susceptibles d'être pris en considération pour apprécier la brevetabilité de l'invention.
- ☐ Les documents énumérés à la rubrique 2 ci-après illustrent l'arrière-plan technologique général.
- ☐ Les documents énumérés à la rubrique 3 ci-après ont été cités en cours de procédure, mais leur pertinence dépend de la validité des priorités revendiquées.
- ☐ Aucun document n'a été cité en cours de procédure.

**1.ELEMENTS DE L'ETAT DE LA TECHNIQUE SUSCEPTIBLES D'ETRE PRIS EN
CONSIDERATION POUR APPRECIER LA BREVETABILITE DE L'INVENTION**

WO 2004/062129 A (EXCEM; BROYDE, FREDERIC;
CLAVELIER, EVELYNE)
22 juillet 2004 (2004-07-22)

US 5 955 920 A (REUDINK ET AL)
21 septembre 1999 (1999-09-21)

US 5 604 462 A (GANS ET AL)
18 février 1997 (1997-02-18)

**2.ELEMENTS DE L'ETAT DE LA TECHNIQUE ILLUSTRANT
L'ARRIERE-PLAN TECHNOLOGIQUE GENERAL**

NEANT

**3. ELEMENTS DE L'ETAT DE LA TECHNIQUE DONT LA
PERTINENCE DEPEND DE LA VALIDITE DES PRIORITES**

NEANT